

ACM32G103 数据手册

基于 ARM Star-MC1 内核的 32 位微控制器, 320KB eFlash, 64KB SRAM, DMA, MPU, USB2.0FS, QSPI, UART, LPUART, CAN, I2C, I2S, TIMER, WDT, IWDT, RTC, ADC, DAC, COMP, OPA, TRNG, AES256, CRC, SHA1/256, CORDIC

版本: V2.0

日期: 2024-6-22



上海航芯电子科技股份有限公司

1. 产品特性

■ 内核处理器

- 最高 120MHz 系统工作频率
- 基于 ARMv8-M 架构的 Star MC1 内核, 支持 Cortex-M33 和 Cortex-M4F 指令集
- 支持单精度浮点运算 (FPU) 和 DSP 扩展、支持 32 位硬件乘法 (单周期) 和除法 (2~12 周期) 指令
- 支持 MPU 存储保护功能
- 4KB 指令缓存 (I-Cache) 及 4KB 数据缓存 (D-Cache) , 支持 Flash 加速 0 等待执行程序
- 带 16 级优先级的 NVIC 中断控制器
- 24 位 SysTick 定时器

■ 存储器

- 12KB ROM
- 多达 64KB SRAM, 其中后 8KB 在 STOP2 低功耗模式下能保持数据
- 320KB eFlash, 擦写次数 10 万次, 加密存储
- QSPI 接口, 可扩展外部存储, 支持直接取指执行 (XIP) , AES-CTR 加密方式取指, 结合 I-Cache 实现 0 等待程序执行
- EXMC 接口, 可扩展 SRAM/PSRAM/Nor Flash/TFT LCD, 兼容 8080 总线模式, 8 位或 16 位总线带宽
- 待机区有 16 个 32 位备份寄存器

■ 时钟

- 内部 64MHz RC 振荡器
- 内部 32KHz RC 振荡器
- 4~32MHz 外部晶体振荡器
- 32.768KHz 外部晶体振荡器

■ 定时计数器

- 2 个 16 位高级定时器, 支持输入捕获/输出比较, 支持 PWM 输出/互补输出/死区插入/刹车/编码模式
- 6 个 16 位通用定时器, 支持 PWM 输出
- 2 个 16 位基本定时器
- 1 个低功耗定时器, 支持 STOP 模式唤醒
- RTC: 带日历功能, 支持 ALARM 功能, 支持 Tamper 检测功能, 支持周期性唤醒
- WDT: 1 个系统 WDT, 1 个独立 WDT

■ 系统安全及算法

- 对称算法: AES128/192/256

- 随机数: TRNG, 符合 FIPS140-2 要求
- CRC: CRC-7/-8/-16/-32, 特征多项式可配
- HASH: SHA-1/-256
- 内置三角函数加速单元 (CORDIC), 支持 Sin, Cos 和 Atan 操作
- 支持读保护 (RDP)、写保护 (WRP)、专有代码读保护 (PCROP) 等功能
- 支持安全启动, 安全更新
- 128 位 UID
- LVD: 低电压检测, 可配置 8 阶比较电平
- 支持温度检测
- 支持 Tamper 检测

■ DMA

- 2 个 8 通道 DMA 控制器
- 支持外设到存储器、存储器到外设、存储器到存储器的数据传输
- 支持 UART、SPI、I2C、TIMER、LPUART、I2S、ADC、DAC 等外设 DMA 访问

■ 通用 IO

- 多达 85 个 GPIO
- 所有 I/O 口可以映像到 16 个外部中断, 支持边沿/电平中断
- 多达 27 个 5V 容限 I/O 端口

■ 通信接口

- UART: 4 路串口, 支持 IrDA、LIN、硬件流控、多机通信、ISO7816 主机模式、波特率自适应
- LPUART: 1 路低功耗 UART, 支持 STOP 模式唤醒功能
- SPI: 3 路 QSPI 接口, 支持主/从模式, 支持 Mode0/1/2/3 传输协议, 支持 1/2/4 线传输。其中 1 路 SPI (SPI3) 支持 XIP 模式。
- I2S: 2 路 I2S 接口, 支持飞利浦、MSB、LSB、PCM 标准
- I2C: 2 路 I2C 接口, 可选择主/从模式, 支持 Standard/Fast/Fast-Plus 三种速率模式
- USB2.0 FS 全速 (内置 PHY) : 1 个控制端点和 4 个双向端点, 支持免晶振模式
- CAN: 2 路, 支持 CAN2.0A 和 2.0B 协议, 支持多组接收过滤器

■ 模拟外设

- ADC: 2 个 (19 外部通道) 12bits ADC, 最高速率达 3Msps。ADC1 和 ADC2 支持同步模式, ADC1 为主。支持加速采样, 差分采样功能, AUTO 功能 (即注入通道作为规则的后续)
- DAC: 1 个 (2 通道) 12bits DAC, 速率达 1Msps
- COMP: 4 路高速模拟比较器, 带窗口功能, 内置 20 级可调比较基准
- OPA: 3 路轨到轨运算放大器, 内置最大 64 倍 PGA

■ 电气参数

- ESD: 4KV (HBM)
- 工作电压: 1.7V~3.6V
- 工作温度 (Ta) : Ta-40°C~85°C
- 典型功耗:
 - 工作功耗: 11mA@120MHz
 - STOP1 模式: 95uA@3.3V,25°C
 - STOP2 模式: 19uA@3.3V,25°C(典型值)
 - STANDBY 模式: 1.7uA@3.3V,25°C

■ 封装形式

- QFN32
- QFN48
- LQFP48
- LQFP64_7x7
- LQFP64_10x10
- LQFP100

■ 开发支持

- ROM BOOT、支持 USB/SPI/UART 下载
- DAP/ULINK2/J-LINK SWD 接口调试
- ARM Keil MDK (5.29 版本及以上)
- 开发板/开发包, 支持 SWD 离线下下载

2. 产品信息

该产品采用高性能 ARMv8-M 架构 Star-MC1 内核，支持 Cortex-M33 和 Cortex-M4F 指令集。内核支持一整套 DSP 指令用于数字信号处理，支持单精度 FPU 处理浮点数据，同时还支持 Memory Protection Unit (MPU) 用于提升应用的安全性。内核性能高于 ARMv7-M 架构的 M4F 20%。

该产品最高工作频率可达 120MHz，内嵌数学硬件加速，内置最大 320KB 的 eFlash 和最大 64KB SRAM。芯片集成了 2 个 12 位多通道最高速度达 3Msps 高精度 ADC、一个 12 位 2 通道的 DAC、多达 3 路运放、4 路比较器，集成了 2 个高级定时器，6 个通用 16 位定时器，2 个基本 16 位定时器，1 个 16 位的低功耗定时器，1 个系统看门狗，1 个独立看门狗，一个实时时钟 (RTC)，内置多路 UART、LPUART、QSPI、I2C、I2S、CAN、全速 USB 等丰富的通讯外设，内建 AES、CRC、TRNG 等算法模块。

应用场景

超低功耗+大存储+高主频场景、8080 并口屏显示驱动、电梯控制、伺服电机控制、编码器、光伏逆变器、直流无刷/永磁同步单/双电机控制、车载后装、消防控制、扫地机、云台、UPS、空调压缩机控制。

2.1. 芯片资源

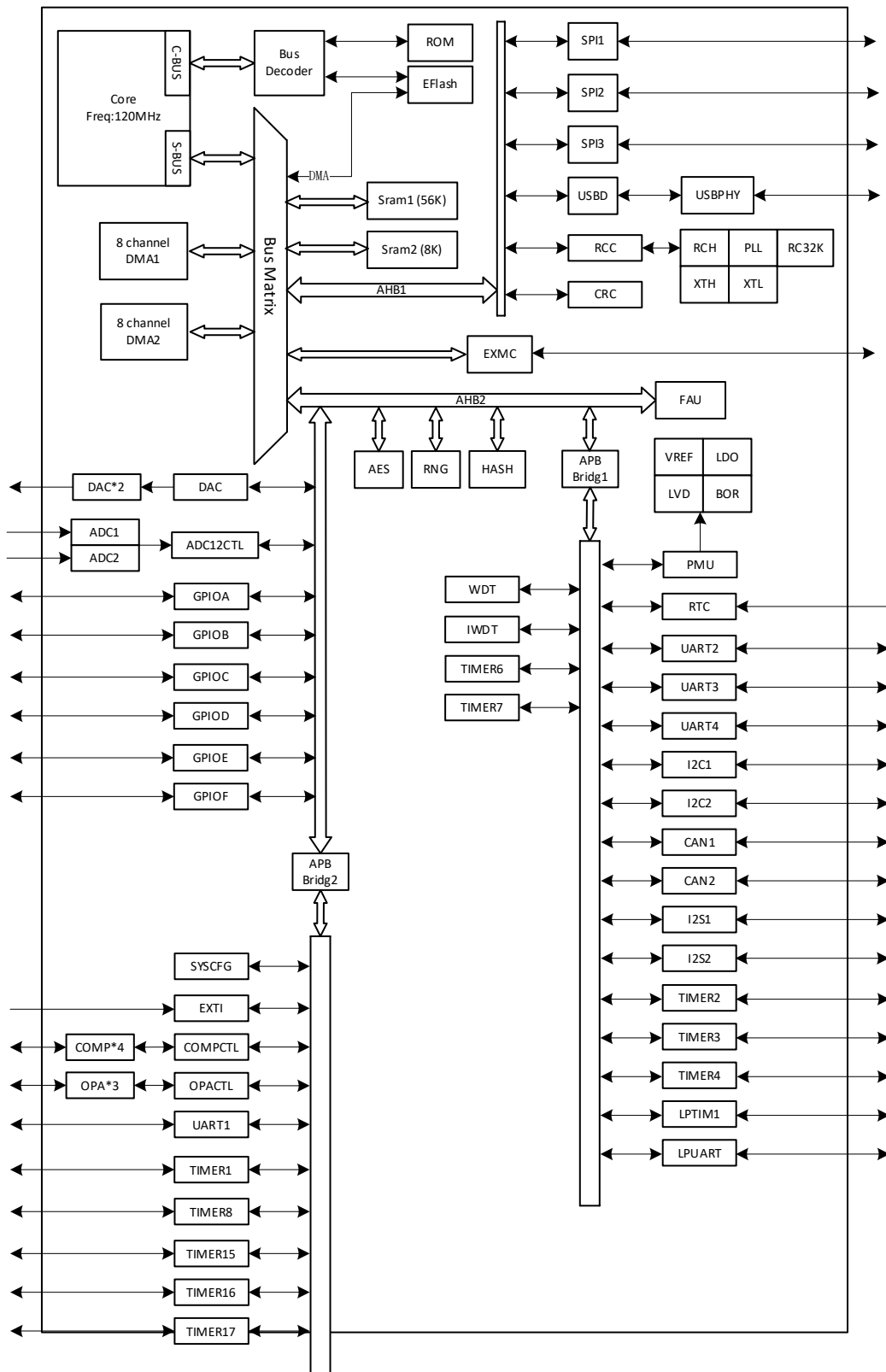
表 2-1 ACM32G103 系列芯片资源表(1)

Part Number		KCU6	CCU6	CCT6	RCT6S	RCT6	VCT6	
封装		QFN32	QFN48	LQFP48	LQFP64_7x7	LQFP64_10x10	LQFP100	
eFlash (KB)		320	320	320	320	320	320	
SRAM (KB)		64	64	64	64	64	64	
定时器	高级	2	2	2	2	2	2	
	16 位通用	6	6	6	6	6	6	
	基本	2	2	2	2	2	2	
	低功耗	1	1	1	1	1	1	
	SysTick	1	1	1	1	1	1	
	系统看门狗	1	1	1	1	1	1	
	独立看门狗	1	1	1	1	1	1	
	RTC	1	1	1	1	1	1	
通讯接口	UART	4	4	4	4	4	4	
	LPUART	1	1	1	1	1	1	
	QSPI	3	3	3	3	3	3	
	I2C	2	2	2	2	2	2	
	I2S	2	2	2	2	2	2	
	CAN	2	2	2	2	2	2	
	USBFS	1	1	1	1	1	1	
ADC 外部通道		2 路						
		10	11	11	17	17	19	
DAC 通道		2	2	2	2	2	2	
运放		3	3	3	3	3	3	
比较器		4	4	4	4	4	4	
低压检测		支持	支持	支持	支持	支持	支持	
DMA 通道数		8+8	8+8	8+8	8+8	8+8	8+8	
PWM 通道数		20	23	23	24	24	25	
GPIO		26	38	38	52	52	85	
算法	CORDIC	支持						
	CRC	支持						
	TRNG	支持						
	AES	AES-128/192/256						
	SHA1/256	支持						
温度		Ta: -40~85°C						
		Tj: -40~105°C						
工作电压		1.7-3.6V						

表 2-2 ACM32G103 系列芯片资源表(2)

Part Number		KBU6	CBU6	CBT6	RBT6	VBT6
封装		QFN32	QFN48	LQFP48	LQFP64_10x10	LQFP100
eFlash (KB)		128	128	128	128	128
SRAM (KB)		32	32	32	32	32
定时器	高级	2	2	2	2	2
	16 位通用	6	6	6	6	6
	基本	2	2	2	2	2
	低功耗	1	1	1	1	1
	SysTick	1	1	1	1	1
	系统看门狗	1	1	1	1	1
	独立看门狗	1	1	1	1	1
	RTC	1	1	1	1	1
通讯接口	UART	4	4	4	4	4
	LPUART	1	1	1	1	1
	QSPI	3	3	3	3	3
	I2C	2	2	2	2	2
	I2S	2	2	2	2	2
	CAN	2	2	2	2	2
	USBFS	1	1	1	1	1
ADC 外部通道		2 路				
		10	11	11	17	19
DAC 通道		2	2	2	2	2
运放		3	3	3	3	3
比较器		4	4	4	4	4
低压检测		支持	支持	支持	支持	支持
DMA 通道数		8+8	8+8	8+8	8+8	8+8
PWM 通道数		23	34	31	43	63
GPIO		26	38	38	52	85
算法	CORDIC	支持				
	CRC	支持				
	TRNG	支持				
	AES	AES-128/192/256				
	SHA1/256	支持				
温度		Ta: -40~85°C				
		Tj: -40~105°C				
工作电压		1.7-3.6V				

2.2. 模块框图



说明:

AHB1 和 AHB2 的时钟频率一致且等于系统频率，APB1 和 APB2 的时钟频率由系统频率分频而来，分频比可独立配置。APB1 和 APB2 最高可工作于 120MHz。

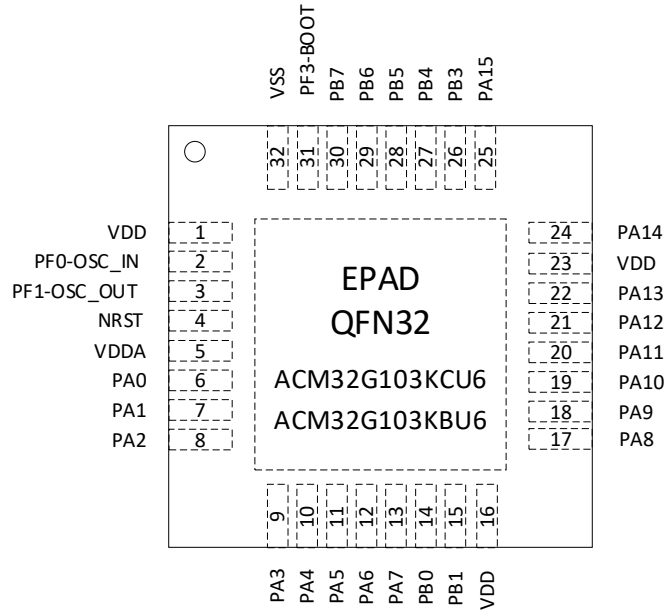
SRAM2 在 Stop2 模式下可以保存数据，SRAM1 的数据在 Stop2 模式下会丢失。

工作在 APB 时钟下的 TIMER 内部时钟，如果 APB 时钟频率小于 AHB 时钟频率，那么 TIMER 的内部时钟频率为 APB 时钟频率乘以 2。

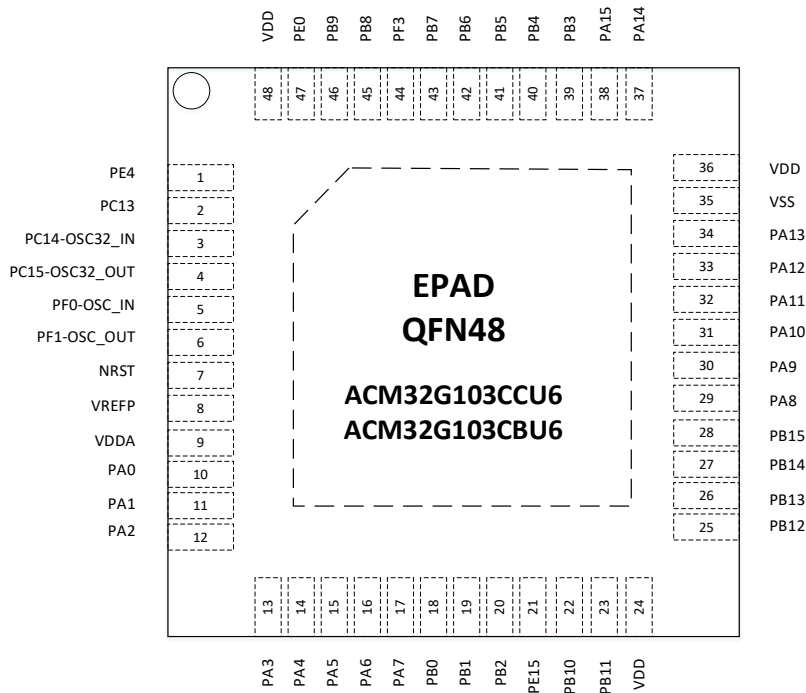
3. 封装及引脚配置

3.1. 封装引脚分布

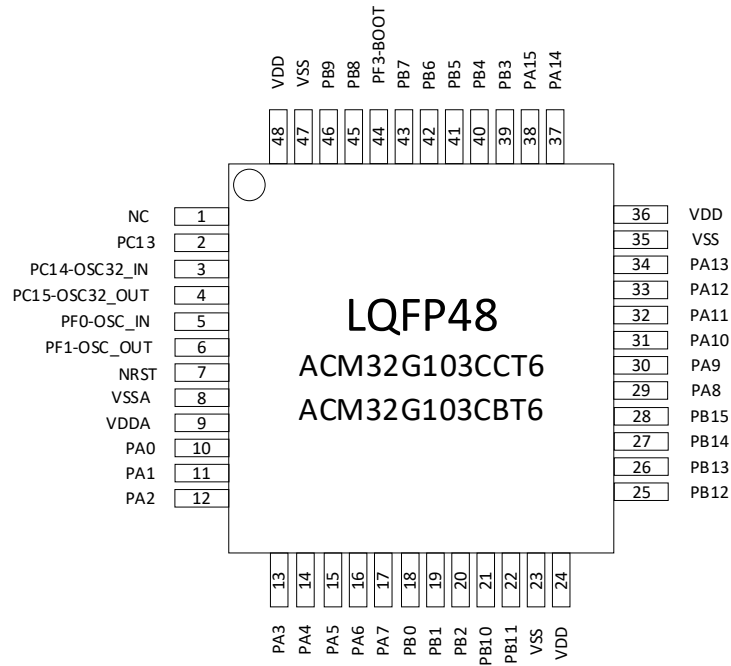
3.1.1. QFN32 (G103KCU6、KBU6)



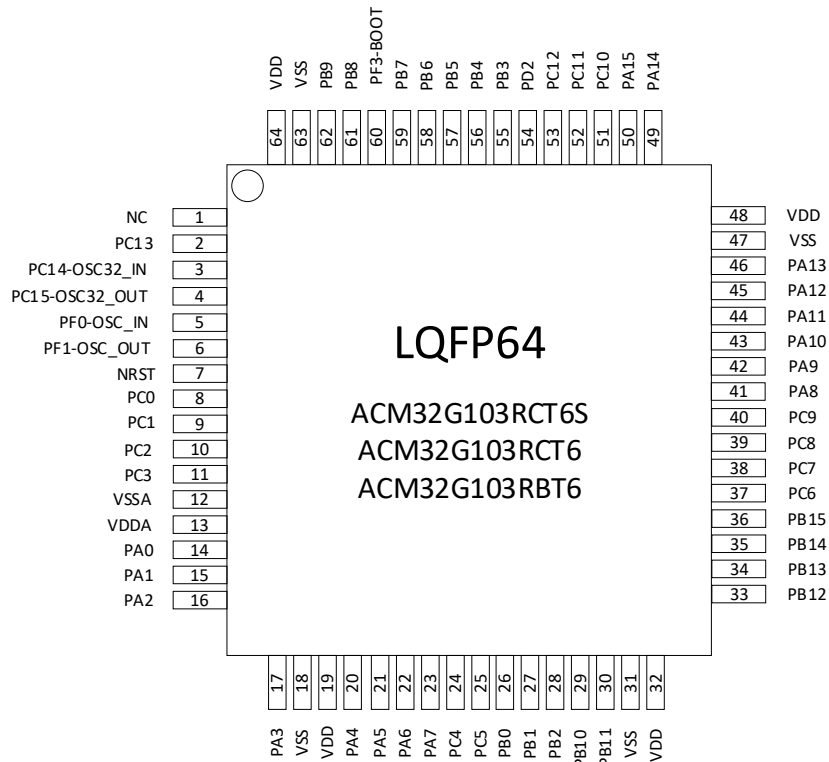
3.1.2. QFN48 (G103CCU6、CBU6)



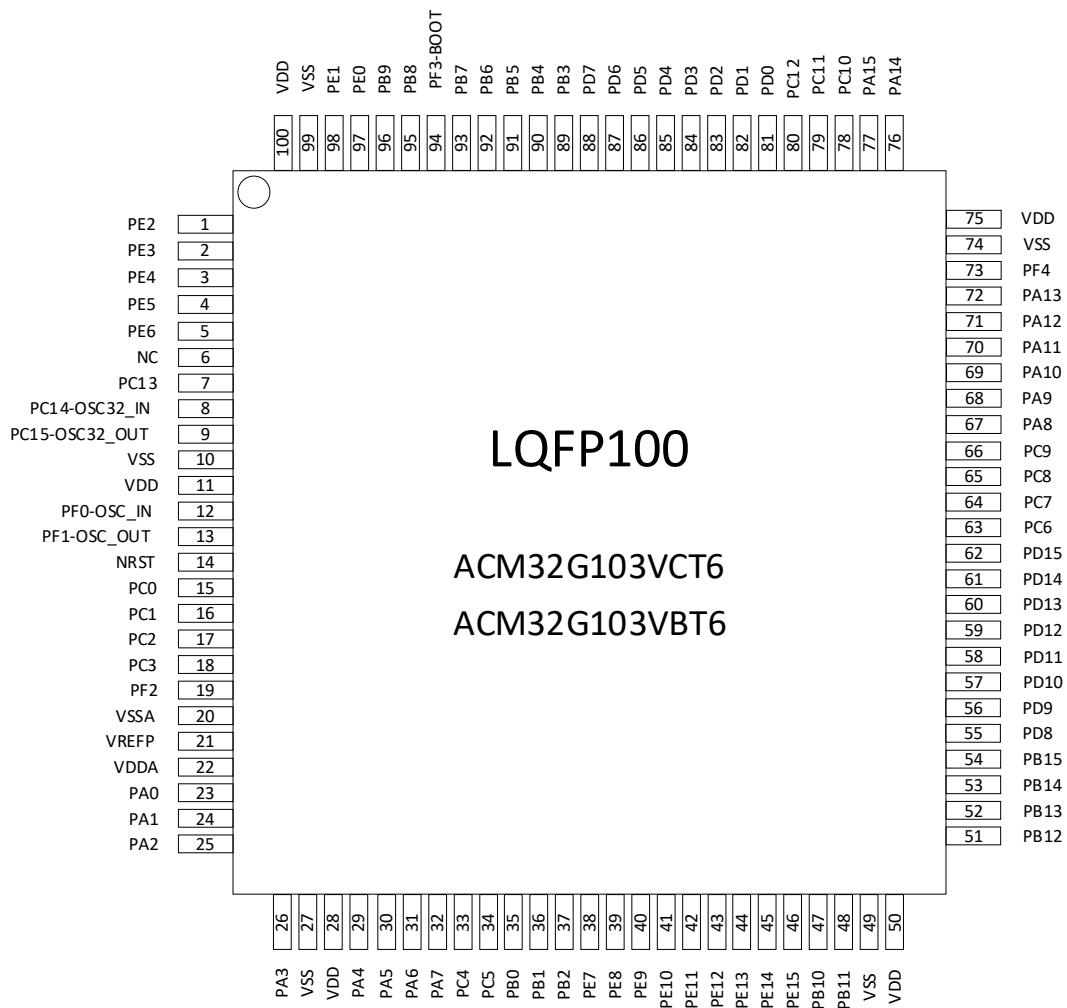
3.1.3. LQFP48 (G103CCT6、CBT6)



3.1.4. LQFP64 (G103RCT6S、RCT6、RBT6)



3.1.5. LQFP100 (G103VCT6、VBT6)



3.2. 引脚定义缩写词

表 3-1 引脚定义缩写词

名称	缩写	定义/说明	
引脚名称	除非在引脚名下面的括号中特别说明，复位期间和复位后的引脚功能与实际引脚名相同		
引脚类型	S	供电引脚	
	I	输入引脚	
	I/O	输入/输出引脚	
I/O 结构	FT	5V 耐压 I/O	
	TC	3V 兼容 I/O	
	RST	内部有弱上拉电阻的复位引脚	
复位状态	DIR	AN	模拟输入/输出
		DI	数字输入
		DO	数字输出
		P	电源
		G	地
	PULL 上下拉电阻	PU	内部上拉
		PD	内部下拉
引脚功能	复用功能	通过 GPIOx_AFx 来配置具体功能	
	附加功能	通过管脚模式寄存器 GPIOxMD 或 PMU_IOSEL 寄存器来配置	

3.3. 引脚定义

表 3-2 引脚定义

LQFP100	LQFP64	LQFP48	QFN48	QFN32	引脚名称 (复位功能)	引脚类型	IO 结构	复位状态	复用功能	附加功能
1	-	-	-	-	PE2	I/O	TC	AN	TIM3_CH1, UART1_CTS, SPI3_MOSI, EXMC_A23	-
2	-	-	-	-	PE3	I/O	TC	AN	TIM3_CH2, UART1_RTS_DE, SPI3_SCK, EXMC_A19	-
3	-	-	1	-	PE4	I/O	TC	AN	TIM3_CH3, SPI3_IO3, EXMC_A20	-
4	-	-	-	-	PE5	I/O	TC	AN	TIM3_CH4, SPI3_MISO, EXMC_A21	-
5	-	-	-	-	PE6	I/O	TC	AN	SPI3_MOSI, EXMC_A22	-
7	2	2	2	-	PC13	I/O	TC	AN	TIM1_BKIN, TIM1_CH1N, TIM8_CH4N	RTC_TAMP1, RTC_OUT, WKUP2
8	3	3	3	-	PC14(OSC32_IN)	I/O	TC	AN	-	OSC32_IN
9	4	4	4	-	PC15(OSC32_OUT)	I/O	TC	AN	-	OSC32_OUT
10	-	-	EPAD	EPAD	VSS	S	-	G	-	-
11	-	-	-	-	VDD	S	-	P	-	-
12	5	5	5	2	PF0(OSC_IN)	I/O	TC	AN	SPI2_CS, I2C2_SDA, I2S2_WS, TIM1_CH3N	OSC_IN
13	6	6	6	3	PF1(OSC_IUT)	I/O	TC	AN	TIM15_CH1N, SPI2_SCK, I2C2_SCL, I2S2_CK	OSC_OUT, COMP3_INM0
14	7	7	7	4	NRST	I	-	DI/PU	芯片复位输入, 低有效	-
15	8	-	-	-	PC0	I/O	FT	AN	LPUART1_RX, LPTIM1_IN1, TIM1_CH1, EXMC_A1	ADC12_IN10, COMP3_INM1
16	9	-	-	-	PC1	I/O	FT	AN	LPUART1_TX, TIM15_CH1, LPTIM1_OUT, TIM1_CH2, EXMC_A2	ADC12_IN11, COMP3_INP1
17	10	-	-	-	PC2	I/O	FT	AN	SPI2_MISO, TIM15_CH2, LPTIM1_IN2, TIM1_CH3, COMP3_OUT, EXMC_A3	ADC12_IN12

LQFP100	LQFP64	LQFP48	QFN48	QFN32	引脚名称 (复位功能)	引脚类型	IO 结构	复位状态	复用功能	附加功能
18	11	-	-	-	PC3	I/O	FT	AN	SPI2_MOSI, LPTIM1_ETR, TIM1_CH4, EXMC_A4	ADC12_IN13, COMP3_INP2
19	-	-	-	-	PF2	I/O	TC	AN	EXMC_A0	-
20	12	8	EPAD	EPAD	VSSA	S	-	G	-	-
21	VDDA	VDDA	8	VDDA	VREFP	S	-	G	-	-
22	13	9	9	5	VDDA	S	-	G	-	-
23	14	10	10	6	PA0	I/O	TC	AN	SPI2_SCK, UART2_CTS, TIM2_CH1_ETR, UART4_TX, COMP1_OUT, TIM8_ETR, TIM8_BKIN	ADC12_IN0, RTC_TAMP2, WKUP1, COMP1_INM1, COMP3_INP0
24	15	11	11	7	PA1	I/O	TC	AN	SPI1_SCK, UART2_RTS_DE, TIM2_CH2, UART4_RX, TIM15_CH1N, I2S1_CK	ADC12_IN1, OPA1_VINP0, OPA3_VINP1, COMP1_INP0
25	16	12	12	8	PA2	I/O	TC	AN	SPI1_MOSI, UART2_TX, TIM2_CH3, SPI1_CS, TIM15_CH1, LPUART1_TX, COMP2_OUT, I2S1_SD	ADC12_IN2, OPA1_OUT, WKUP3, COMP2_INM1
26	17	13	13	9	PA3	I/O	TC	AN	SPI1_SCK, UART2_RX, TIM2_CH4, SPI2_MISO, TIM15_CH2, LPUART1_RX	ADC12_IN3, OPA1_VINM0, OPA1_VINP1, COMP2_INP1
27	18	-	EPAD	EPAD	VSS	S	-	G	-	-
28	19	-	-	-	VDD	S	-	P	-	-
29	20	14	14	10	PA4	I/O	TC	AN	SPI1_CS, SPI3_CS, SPI2_MOSI, UART2_CK, I2S1_WS, TIM3_CH2	ADC12_IN4, DAC_OUT1, COMP1_INM0
30	21	15	15	11	PA5	I/O	TC	AN	SPI1_SCK, TIM2_CH1_ETR, UART3_TX, I2S1_CK	ADC12_IN5, OPA2_VINM0, DAC_OUT2, COMP2_INM0
31	22	16	16	12	PA6	I/O	TC	AN	SPI1_MISO, TIM3_CH1, TIM1_BKIN, SPI1_IO3, TIM16_CH1, COMP1_OUT, I2S1_MCK, TIM8_BKIN	ADC12_IN6, OPA2_OUT
32	23	17	17	13	PA7	I/O	TC	AN	SPI1_MOSI, TIM3_CH2, TIM1_CH1N, SPI1_IO2, TIM17_CH1, COMP2_OUT, I2S1_SD, TIM8_CH1N	ADC12_IN7, OPA1_VINP2, OPA2_VINP0, COMP2_INP0

LQFP100	LQFP64	LQFP48	QFN48	QFN32	引脚名称 (复位功能)	引脚类型	IO 结构	复位状态	复用功能	附加功能
33	24	-	-	-	PC4	I/O	FT	AN	UART1_TX, TIM2_CH1_ETR, UART3_TX, TIM1_ETR, I2C2_SCL, EXMC_A5	ADC12_IN14
34	25	-	-	-	PC5	I/O	TC	AN	UART1_RX, TIM2_CH2, UART3_RX, TIM15_BKIN, TIM1_CH4N, EXMC_A6	ADC12_IN15, OPA1_VINM1, OPA2_VINM1, WKUP4
35	26	18	18	14	PB0	I/O	TC	AN	SPI1_CS, TIM3_CH3, TIM1_CH2N, UART3_RX, COMP1_OUT, I2S1_WS, TIM8_CH2N	ADC12_IN8, OPA2_VINP1, OPA3_VINP0, COMP4_INP0
36	27	19	19	15	PB1	I/O	TC	AN	TIM3_CH4, TIM1_CH3N, MCO2, COMP4_OUT, TIM8_CH3N	ADC12_IN9, OPA3_OUT, , COMP1_INP1
37	28	20	20	-	PB2	I/O	TC	AN	SPI2_MISO, LPTIM1_OUT, UART3_TX, EXMC_NE3	OPA3_VINM0, COMP4_INM1
38	-	-	-	-	PE7	I/O	TC	AN	TIM1_ETR, SPI3_SCK, EXMC_DA4	ADC2_IN18, COMP4_INP1
39	-	-	-	-	PE8	I/O	TC	AN	TIM1_CH1N, SPI3_CS, EXMC_DA5	ADC2_IN19, COMP4_INM0
40	-	-	-	-	PE9	I/O	TC	AN	TIM1_CH1, SPI3_IO3, EXMC_DA6	COMP4_INP2
41	-	-	-	-	PE10	I/O	TC	AN	TIM1_CH2N, SPI3_IO2, EXMC_DA7	-
42	-	-	-	-	PE11	I/O	TC	AN	TIM1_CH2, EXMC_DA8	-
43	-	-	-	-	PE12	I/O	TC	AN	TIM1_CH3N, EXMC_DA9	-
44	-	-	-	-	PE13	I/O	TC	AN	TIM1_CH3, EXMC_DA10	-
45	-	-	-	-	PE14	I/O	TC	AN	TIM1_CH4, EXMC_DA11	-
46	-	-	21	-	PE15	I/O	TC	AN	TIM1_BKIN, UART3_RX, TIM1_CH4N, EXMC_DA12	-
47	29	21	22	-	PB10	I/O	TC	AN	LPUART1_RX, UART3_TX, TIM2_CH3, SPI2_SCK, SPI1_SCK, I2C2_SCL, COMP1_OUT, TIM1_BKIN	OPA3_VINM1, COMP1_INP2
48	30	22	23	-	PB11	I/O	TC	AN	LPUART1_TX, UART3_RX, TIM2_CH4, SPI2_MOSI, SPI1_CS, I2C2_SDA, COMP2_OUT, EXMC_A24	OPA3_VINP2, COMP2_INP2
49	31	23	EPAD	EPAD	VSS	S	-	G	-	-

LQFP100	LQFP64	LQFP48	QFN48	QFN32	引脚名称 (复位功能)	引脚类型	IO 结构	复位状态	复用功能	附加功能
50	32	24	24	16	VDD	S	-	P	-	-
51	33	25	25	-	PB12	I/O	FT	AN	TIM1_BKIN, SPI2_CS, TIM15_BKIN, UART3_CK, CAN2_RX, I2S2_WS, EXMC_A25	ADC_VBAT
52	34	26	26	-	PB13	I/O	FT	AN	UART3_CTS, TIM1_CH1N, SPI2_SCK, TIM15_CH1N, I2C2_SCL, CAN2_TX, I2S2_CK, EXMC_NE4	-
53	35	27	27	-	PB14	I/O	FT	AN	UART3_RTS_DE, MCO2, TIM1_CH2N, SPI2_MISO, TIM15_CH1, I2C2_SDA, COMP4_OUT, EXMC_A14	-
54	36	28	28	-	PB15	I/O	TC	AN	TIM15_CH1N, TIM1_CH3N, SPI2_MOSI, TIM15_CH2, COMP3_OUT, I2S2_SD, EXMC_A0	-
55	-	-	-	-	PD8	I/O	TC	AN	UART3_TX, EXMC_DA13	-
56	-	-	-	-	PD9	I/O	TC	AN	UART3_RX, EXMC_DA14	-
57	-	-	-	-	PD10	I/O	TC	AN	UART3_CK, EXMC_DA15	-
58	-	-	-	-	PD11	I/O	TC	AN	UART3_CTS, EXMC_A16	-
59	-	-	-	-	PD12	I/O	TC	AN	UART3_RTS_DE, EXMC_A17	-
60	-	-	-	-	PD13	I/O	TC	AN	I2C2_SCL, SPI3_CS, SPI3_IO2, EXMC_A18	-
61	-	-	-	-	PD14	I/O	TC	AN	I2C2_SDA, SPI3_MISO, EXMC_DA0	-
62	-	-	-	-	PD15	I/O	TC	AN	SPI2_CS, SPI3_IO2, SPI3_CS, EXMC_DA1	-
63	37	-	-	-	PC6	I/O	FT	AN	TIM3_CH1, SPI2_IO3, TIM2_CH3, I2S2_MCK, TIM8_CH1, EXMC_A7	-
64	38	-	-	-	PC7	I/O	FT	AN	TIM3_CH2, SPI2_IO2, TIM2_CH4, TIM8_CH2, EXMC_A8	-
65	39	-	-	-	PC8	I/O	FT	AN	TIM3_CH3, TIM1_CH1, SPI3_IO3, TIM8_CH3, EXMC_A9	-

LQFP100	LQFP64	LQFP48	QFN48	QFN32	引脚名称 (复位功能)	引脚类型	IO 结构	复位状态	复用功能	附加功能
66	40	-	-	-	PC9	I/O	TC	AN	TIM3_CH4, TIM1_CH2, SPI3_IO2, TIM8_CH4, EXMC_A10	ANA_OUT
67	41	29	29	17	PA8(MCO)	I/O	FT	DO	MCO, TIM1_CH1, SPI2_CS, I2C2_SDA, UART1_CK, I2S2_MCK, TIM4_ETR, EXMC_NE2	-
68	42	30	30	18	PA9	I/O	FT	AN	MCO, UART1_TX, TIM1_CH2, SPI2_MOSI, TIM15_BKIN, I2C2_SCL, I2S2_SD, TIM2_CH3	-
69	43	31	31	19	PA10	I/O	FT	AN	UART1_RX, TIM1_CH3, SPI2_MISO, TIM17_BKIN, I2C2_SDA, TIM2_CH4, TIM8_BKIN	-
70	44	32	32	20	PA11(USB_DM)	I/O	TC	AN	SPI1_MISO, UART1_CTS, TIM1_CH4, UART3_TX, CAN1_RX, TIM1_CH1N, COMP1_OUT, I2S1_MCK, TIM4_CH1	USBFS_DM
71	45	33	33	21	PA12(USB_DP)	I/O	TC	AN	SPI1_MOSI, UART1_RTS, TIM1_ETR, UART3_RX, CAN1_TX, TIM1_CH2N, COMP2_OUT, I2S1_SD, TIM4_CH2	USBFS_DP
72	46	34	34	22	PA13(SWDIO_TMS)	I/O	FT	DI/PU	SWDIO_TMS, IR_OUT, UART3_CTS, I2C1_SCL, TIM16_CH1N, TIM4_CH3	-
73	-	-	-	-	PF4	I/O	TC	AN	UART3_RTS_DE, I2C2_SCL, EXMC_A14	-
74	47	35	35	EPAD	VSS	S	-	G	-	-
75	48	36	36	23	VDD	S	-	P	-	-
76	49	37	37	24	PA14(SWCLK_TCK)	I/O	FT	DI/PD	SWCLK_TCK, UART2_TX, LPTIM1_OUT, UART4_CK, I2C1_SDA, TIM1_BKIN, TIM8_CH2	-
77	50	38	38	25	PA15(TDI)	I/O	FT	DI/PU	TDI, UART2_RX, TIM2_CH1_ETR, UART4_RTS_DE, SPI3_CS, SPI1_CS, I2C1_SCL, I2S1_WS, TIM1_BKIN, TIM8_CH1	-
78	51	-	-	-	PC10	I/O	FT	AN	TIM1_CH3, SPI3_SCK, UART3_TX, UART4_TX, SPI3_IO3, TIM8_CH1N, EXMC_A13	-

LQFP100	LQFP64	LQFP48	QFN48	QFN32	引脚名称 (复位功能)	引脚类型	IO 结构	复位状态	复用功能	附加功能
79	52	-	-	-	PC11	I/O	FT	AN	TIM1_CH4, SPI3_MISO, UART3_RX, UART4_RX, SPI3_SCK, TIM8_CH2N, EXMC_A12	-
80	53	-	-	-	PC12	I/O	FT	AN	SPI3_MOSI, UART3_CK, TIM8_CH3N, EXMC_A11	-
81	-	-	-	-	PD0	I/O	TC	AN	CAN1_RX, TIM8_CH4N, EXMC_DA2	-
82	-	-	-	-	PD1	I/O	TC	AN	CAN1_TX, TIM8_CH4, EXMC_DA3	-
83	54	-	-	-	PD2	I/O	FT	AN	MCO2, TIM3_ETR, TIM8_BKIN, EXMC_A15	-
84	-	-	-	-	PD3	I/O	TC	AN	TIM2_CH1_ETR, UART2_CTS, EXMC_CLK	-
85	-	-	-	-	PD4(RSTO)	I/O	TC	DO	RSTO, TIM2_CH2, UART2_RTS_DE, EXMC_NOE	-
86	-	-	-	-	PD5(REMAP)	I/O	TC	DO	REMAP, UART2_TX, EXMC_NWE	-
87	-	-	-	-	PD6	I/O	TC	AN	TIM2_CH4, UART2_RX, EXMC_NWAIT	-
88	-	-	-	-	PD7	I/O	TC	AN	TIM2_CH3, UART2_CK, EXMC_NE1	-
89	55	39	39	26	PB3(TDO)	I/O	FT	DO/PD	TDO, TIM1_CH2, TIM2_CH2, SPI3_SCK, SPI1_SCK, UART2_TX, TIM3_ETR, I2S1_CK, TIM4_ETR, TIM8_CH1N	-
90	56	40	40	27	PB4(TRST)	I/O	FT	DI/PU	TRST, TIM3_CH1, TIM17_BKIN, SPI3_MISO, SPI1_MISO, UART2_RX, I2S1_MCK, TIM16_CH1, TIM8_CH2N	-
91	57	41	41	28	PB5	I/O	TC	AN	SPI1_MOSI, TIM3_CH2, TIM16_BKIN, SPI3_MOSI, CAN2_RX, UART2_CK, COMP2_OUT, I2S1_SD, TIM17_CH1, TIM8_CH3N, LPTIM1_IN1	WKUP5

LQFP100	LQFP64	LQFP48	QFN48	QFN32	引脚名称 (复位功能)	引脚类型	IO 结构	复位状态	复用功能	附加功能
92	58	42	42	29	PB6	I/O	FT	AN	UART1_TX, TIM1_CH3, TIM16_CH1N, SPI2_MISO, CAN2_TX, I2C1_SCL, LPTIM1_ETR, TIM8_ETR, TIM4_CH1, TIM8_CH1N, COMP4_OUT	-
93	59	43	43	30	PB7	I/O	FT	AN	UART1_RX, TIM3_CH4, TIM17_CH1N, SPI2_MOSI, UART4_CTS, I2C1_SDA, LPTIM1_IN2, COMP3_OUT, TIM4_CH2, TIM8_BKIN, EXMC_NADV	-
94	60	44	44	31	PF3(BOOT)	I/O	-	DI/PU	BOOT	-
95	61	45	45	-	PB8	I/O	FT	AN	TIM1_BKIN, TIM15_BKIN, TIM16_CH1, SPI2_SCK, UART3_TX, I2C1_SCL, CAN1_RX, COMP1_OUT, TIM4_CH3, TIM8_CH2	-
96	62	46	46	-	PB9	I/O	FT	AN	IR_OUT, TIM1_CH3N, TIM17_CH1, SPI2_CS, UART3_RX, I2C1_SDA, CAN1_TX, COMP2_OUT, TIM4_CH4, TIM8_CH3	-
97	-	-	47	-	PE0	I/O	TC	AN	TIM16_CH1, UART1_TX, EXMC_NBL0	-
98	-	-	-	-	PE1	I/O	TC	AN	TIM17_CH1, UART1_RX, EXMC_NBL1	-
99	63	47	EPAD	32	VSS	S	-	G	-	-
100	64	48	48	1	VDD	S	-	P	-	-

3.4. 引脚复用功能

表 3-3 引脚复用功能

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10
PA0	SPI2_SCK	UART2_CTS	TIM2_CH1_ETR	UART4_TX			COMP1_OUT		TIM8_ETR	TIM8_BKIN	

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10
PA1	SPI1_SCK	UART2_RTS_DE	TIM2_CH2	UART4_RX	TIM15_CH1N			I2S1_CK			
PA2	SPI1_MOSI	UART2_TX	TIM2_CH3	SPI1_CS	TIM15_CH1	LPUART1_TX	COMP2_OUT	I2S1_SD			
PA3	SPI1_SCK	UART2_RX	TIM2_CH4	SPI2_MISO	TIM15_CH2	LPUART1_RX					
PA4	SPI1_CS	SPI3_CS		SPI2_MOSI		UART2_CK		I2S1_WS	TIM3_CH2		
PA5	SPI1_SCK		TIM2_CH1_ETR	UART3_TX				I2S1_CK			
PA6	SPI1_MISO	TIM3_CH1	TIM1_BKIN	SPI1_IO3		TIM16_CH1	COMP1_OUT	I2S1_MCK		TIM8_BKIN	
PA7	SPI1_MOSI	TIM3_CH2	TIM1_CH1N	SPI1_IO2		TIM17_CH1	COMP2_OUT	I2S1_SD		TIM8_CH1N	
PA8	MCO		TIM1_CH1	SPI2_CS		I2C2_SDA	UART1_CK	I2S2_MCK	TIM4_ETR		EXMC_NE2
PA9	MCO	UART1_TX	TIM1_CH2	SPI2_MOSI	TIM15_BKIN	I2C2_SCL		I2S2_SD	TIM2_CH3		
PA10		UART1_RX	TIM1_CH3	SPI2_MISO	TIM17_BKIN	I2C2_SDA			TIM2_CH4	TIM8_BKIN	
PA11	SPI1_MISO	UART1_CTS	TIM1_CH4	UART3_TX	CAN1_RX	TIM1_CH1N	COMP1_OUT	I2S1_MCK	TIM4_CH1		
PA12	SPI1_MOSI	UART1_RTS	TIM1_ETR	UART3_RX	CAN1_TX	TIM1_CH2N	COMP2_OUT	I2S1_SD	TIM4_CH2		
PA13	SWDIO_TMS	IR_OUT		UART3_CTS	I2C1_SCL	TIM16_CH1N			TIM4_CH3		
PA14	SWCLK_TCK	UART2_TX	LPTIM1_OUT	UART4_CK	I2C1_SDA				TIM1_BKIN	TIM8_CH2	
PA15	TDI	UART2_RX	TIM2_CH1_ETR	UART4_RTS_DE	SPI3_CS	SPI1_CS	I2C1_SCL	I2S1_WS	TIM1_BKIN	TIM8_CH1	
PB0	SPI1_CS	TIM3_CH3	TIM1_CH2N	UART3_RX			COMP1_OUT	I2S1_WS		TIM8_CH2N	
PB1		TIM3_CH4	TIM1_CH3N	MCO2				COMP4_OUT		TIM8_CH3N	
PB2	SPI2_MISO		LPTIM1_OUT	UART3_TX							EXMC_NE3
PB3	TDO	TIM1_CH2	TIM2_CH2	SPI3_SCK	SPI1_SCK	UART2_TX	TIM3_ETR	I2S1_CK	TIM4_ETR	TIM8_CH1N	
PB4	TRST	TIM3_CH1	TIM17_BKIN	SPI3_MISO	SPI1_MISO	UART2_RX		I2S1_MCK	TIM16_CH1	TIM8_CH2N	
PB5	SPI1_MOSI	TIM3_CH2	TIM16_BKIN	SPI3_MOSI	CAN2_RX	UART2_CK	COMP2_OUT	I2S1_SD	TIM17_CH1	TIM8_CH3N	LPTIM1_IN1
PB6	UART1_TX	TIM1_CH3	TIM16_CH1N	SPI2_MISO	CAN2_TX	I2C1_SCL	LPTIM1_ETR	TIM8_ETR	TIM4_CH1	TIM8_CH1N	COMP4_OUT
PB7	UART1_RX	TIM3_CH4	TIM17_CH1N	SPI2_MOSI	UART4_CTS	I2C1_SDA	LPTIM1_IN2	COMP3_OUT	TIM4_CH2	TIM8_BKIN	EXMC_NADV
PB8	TIM1_BKIN	TIM15_BKIN	TIM16_CH1	SPI2_SCK	UART3_TX	I2C1_SCL	CAN1_RX	COMP1_OUT	TIM4_CH3	TIM8_CH2	
PB9	IR_OUT	TIM1_CH3N	TIM17_CH1	SPI2_CS	UART3_RX	I2C1_SDA	CAN1_TX	COMP2_OUT	TIM4_CH4	TIM8_CH3	
PB10	LPUART1_RX	UART3_TX	TIM2_CH3	SPI2_SCK	SPI1_SCK	I2C2_SCL	COMP1_OUT		TIM1_BKIN		

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10
PB11	LPUART1_TX	UART3_RX	TIM2_CH4	SPI2_MOSI	SPI1_CS	I2C2_SDA	COMP2_OUT				EXMC_A24
PB12			TIM1_BKIN	SPI2_CS	TIM15_BKIN	UART3_CK	CAN2_RX	I2S2_WS			EXMC_A25
PB13	UART3_CTS		TIM1_CH1N	SPI2_SCK	TIM15_CH1N	I2C2_SCL	CAN2_TX	I2S2_CK			EXMC_NE4
PB14	UART3_RTS_DE	MCO2	TIM1_CH2N	SPI2_MISO	TIM15_CH1	I2C2_SDA		COMP4_OUT			EXMC_A14
PB15		TIM15_CH1N	TIM1_CH3N	SPI2_MOSI	TIM15_CH2		COMP3_OUT	I2S2_SD			EXMC_A0
PC0	LPUART1_RX		LPTIM1_IN1		TIM1_CH1						EXMC_A1
PC1	LPUART1_TX	TIM15_CH1	LPTIM1_OUT		TIM1_CH2						EXMC_A2
PC2	SPI2_MISO	TIM15_CH2	LPTIM1_IN2		TIM1_CH3			COMP3_OUT			EXMC_A3
PC3	SPI2_MOSI		LPTIM1_ETR		TIM1_CH4						EXMC_A4
PC4	UART1_TX		TIM2_CH1_ETR	UART3_TX	TIM1_ETR	I2C2_SCL					EXMC_A5
PC5	UART1_RX		TIM2_CH2	UART3_RX	TIM15_BKIN				TIM1_CH4N		EXMC_A6
PC6	TIM3_CH1	SPI2_IO3	TIM2_CH3					I2S2_MCK		TIM8_CH1	EXMC_A7
PC7	TIM3_CH2	SPI2_IO2	TIM2_CH4							TIM8_CH2	EXMC_A8
PC8	TIM3_CH3	TIM1_CH1	SPI3_IO3							TIM8_CH3	EXMC_A9
PC9	TIM3_CH4	TIM1_CH2	SPI3_IO2							TIM8_CH4	EXMC_A10
PC10		TIM1_CH3	SPI3_SCK	UART3_TX	UART4_TX		SPI3_IO3			TIM8_CH1N	EXMC_A13
PC11		TIM1_CH4	SPI3_MISO	UART3_RX	UART4_RX		SPI3_SCK			TIM8_CH2N	EXMC_A12
PC12			SPI3_MOSI			UART3_CK				TIM8_CH3N	EXMC_A11
PC13		TIM1_BKIN			TIM1_CH1N					TIM8_CH4N	
PC14											
PC15											
PD0					CAN1_RX					TIM8_CH4N	EXMC_DA2
PD1					CAN1_TX					TIM8_CH4	EXMC_DA3
PD2	MCO2	TIM3_ETR								TIM8_BKIN	EXMC_A15
PD3		TIM2_CH1_ETR		UART2_CTS							EXMC_CLK
PD4	RSTO	TIM2_CH2		UART2_RTS_DE							EXMC_NOE

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10
PD5	REMAP			UART2_TX							EXMC_NWE
PD6		TIM2_CH4		UART2_RX							EXMC_NWAIT
PD7		TIM2_CH3				UART2_CK					EXMC_NE1
PD8				UART3_TX							EXMC_DA13
PD9				UART3_RX							EXMC_DA14
PD10						UART3_CK					EXMC_DA15
PD11				UART3_CTS							EXMC_A16
PD12				UART3_RTS_DE							EXMC_A17
PD13			I2C2_SCL			SPI3_CS	SPI3_IO2				EXMC_A18
PD14			I2C2_SDA			SPI3_MISO					EXMC_DA0
PD15	SPI2_CS					SPI3_IO2	SPI3_CS				EXMC_DA1
PE0			TIM16_CH1	UART1_TX							EXMC_NBL0
PE1			TIM17_CH1	UART1_RX							EXMC_NBL1
PE2		TIM3_CH1		UART1_CTS		SPI3_MOSI					EXMC_A23
PE3		TIM3_CH2		UART1_RTS_DE		SPI3_SCK					EXMC_A19
PE4		TIM3_CH3				SPI3_IO3					EXMC_A20
PE5		TIM3_CH4		SPI3_MISO							EXMC_A21
PE6				SPI3_MOSI							EXMC_A22
PE7		TIM1_ETR		SPI3_SCK							EXMC_DA4
PE8		TIM1_CH1N		SPI3_CS							EXMC_DA5
PE9		TIM1_CH1		SPI3_IO3							EXMC_DA6
PE10		TIM1_CH2N		SPI3_IO2							EXMC_DA7
PE11		TIM1_CH2									EXMC_DA8
PE12		TIM1_CH3N									EXMC_DA9
PE13		TIM1_CH3									EXMC_DA10
PE14		TIM1_CH4									EXMC_DA11

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10
PE15		TIM1_BKIN		UART3_RX						TIM1_CH4N	EXMC_DA12
PF0				SPI2_CS		I2C2_SDA	I2S2_WS			TIM1_CH3N	
PF1	TIM15_CH1N			SPI2_SCK		I2C2_SCL	I2S2_CK				
PF2											EXMC_A0
PF3	BOOT										
PF4				UART3_RTS_DE		I2C2_SCL					EXMC_A14

4. 功能概述

4.1. 处理器内核

内核处理器基于 ARMv8-M 架构。处理器包括两个总线接口分别称为 C-AHB 总线、S-AHB 总线：

C-AHB 总线: 用于访问 ARMv8-M 存储架构下代码区的指令或数据。

S-AHB 总线: 用于访问 ARMv8-M 存储架构下 SRAM 区、外部 RAM 区、外设区或厂商自定义系统区的指令或数据。

处理器功能强大，系统频率最高可达 120MHz，支持硬件加速，支持单精度浮点处理单元，支持数字信号处理指令，在安全方面，内核也集成了存储保护单元 MPU。

处理器结构框图如图 4-1 所示，寄存器组见图 4-2 所示。

图 4-1 处理器结构框图

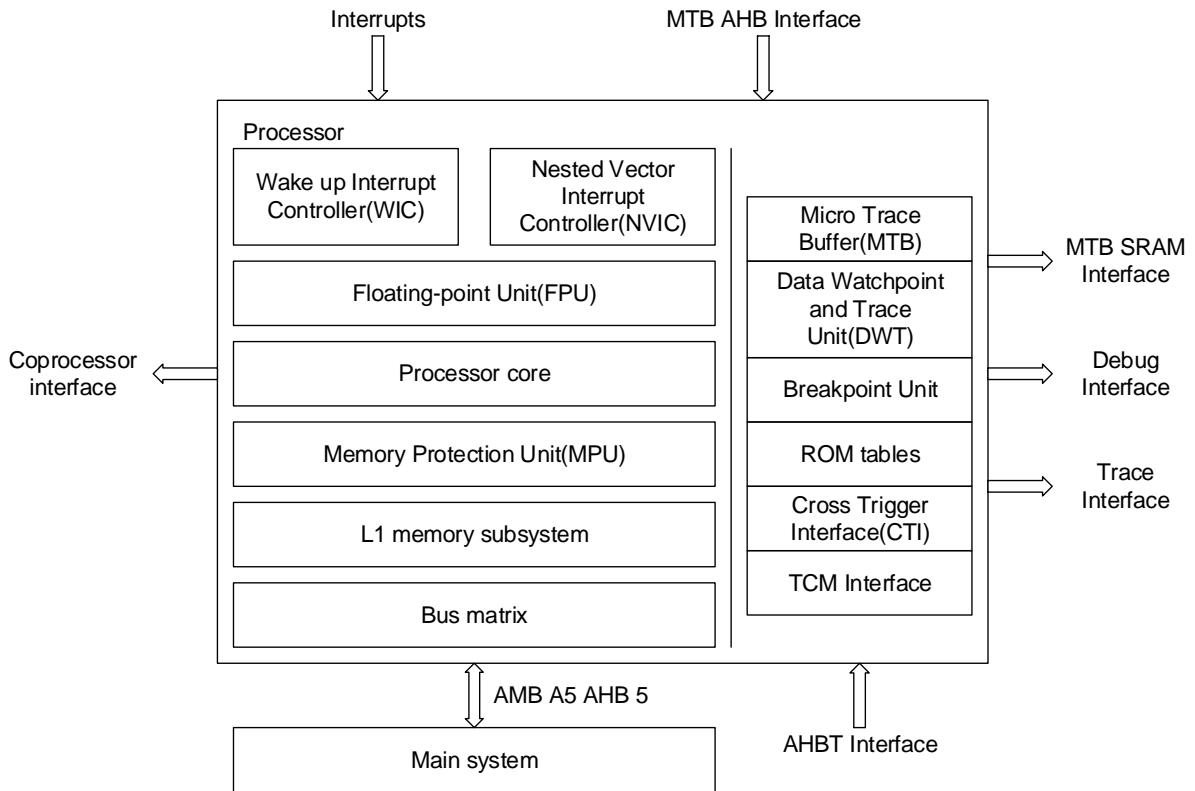
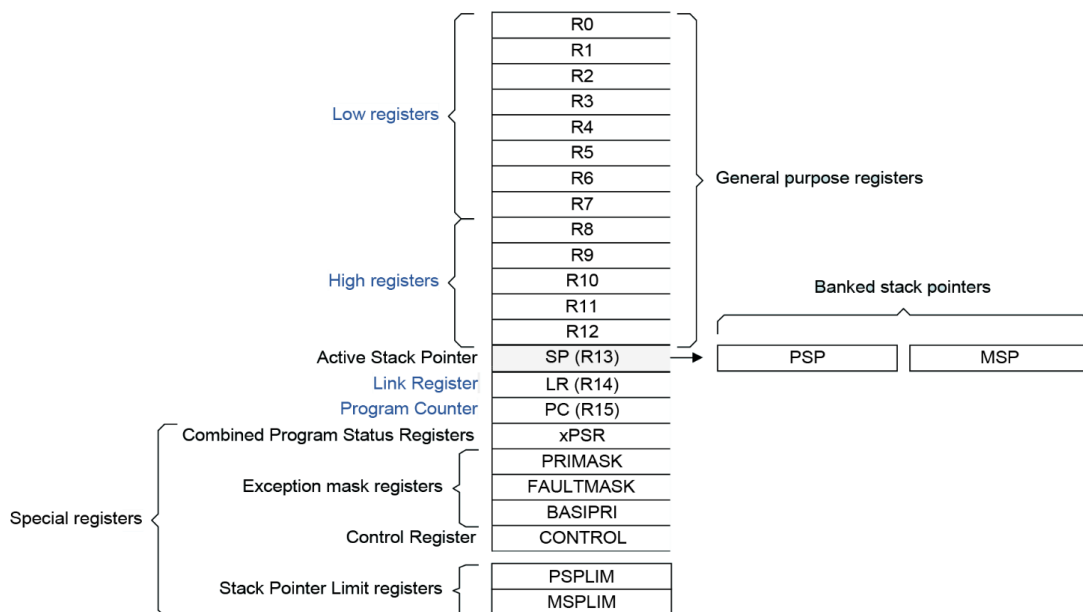


图 4-2 处理器寄存器组



4.2. 存储器

4.2.1. eFlash

芯片集成了多达 320KB 的 EFlash 以及 2 个各 512 字节大小的 NVR，支持字节、半字（16 位）以及字（32 位）读访问，支持 Word（4 字节）编程，支持 512 字节的扇区擦除。NVR 区的配置字可用于芯片配置，重新上电后生效。片上 Flash 的具体信息请参考 EFC 章节。

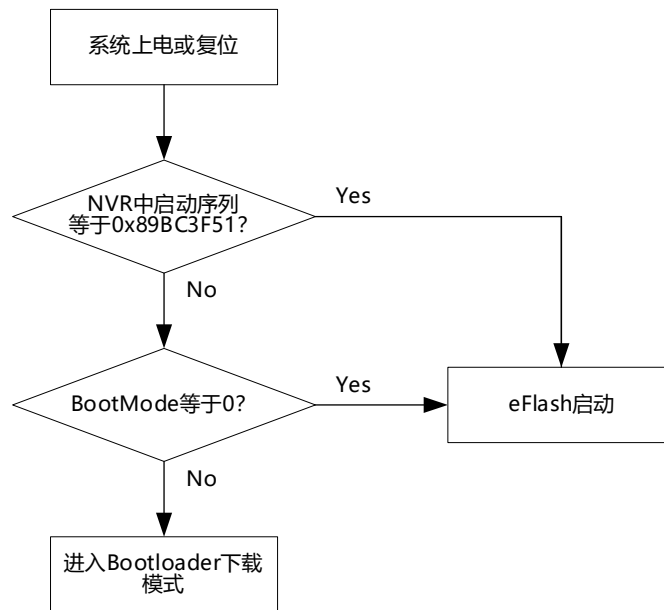
4.2.2. SRAM

芯片集成了多达 64KB 的 SRAM，包括 SRAM1 和 SRAM2，支持字节、半字（16 位）以及字（32 位）访问。处理器可以以 120MHz 的系统频率无等待地访问 SRAM。SRAM 支持奇偶校验，当校验出错时，能产生错误标志。SRAM2 支持 retention 功能，在 STOP2 模式下仍能保存数据。

4.3. 启动模式

芯片上电时总是从 ROM 启动，然后读取 NVR 中的启动序列字段和系统寄存器 WMR 的 BootMode 标志位（BOOT 引脚的状态），决定是进入 ROM bootloader 下载模式还是从 EFLASH 启动。

图 4-3 芯片启动模式选择



4.4. 电源管理单元 (PMU)

4.4.1. 供电电源

ACM32G103 系列产品的工作电压 (VDD) 1.80~3.60V。

整个电源分为 2 个区域：主区和待机区。

主区为芯片正常运行 (RUN 模式) 的主供电区，通过 VDDA/VDD 分别提供模拟电源和数字电源。主电源区内嵌 2 个电压调节器（主调节器 MLDO 和低功耗调节器 LPLDO），用来为 1.2V 电压域供电。

待机区是芯片进入低功耗待机 (STANDBY 模式) 的供电区域，由低功耗调节器 LPLDO 供电。

4.4.2. 电源监控

■ 上电复位 (POR) 和掉电复位 (PDR)

POR 电压为 1.5V，在上电时当 VDD 由 0 变高未超过 1.5V 时，POR 保持复位状态，不需要外接复位电路，超过阈值后复位释放。PDR 电压为 1.45V，当 VDD 下降到低于此阈值时，PDR 产生复位。

■ BOR 复位

BOR 用于检测 VDD 供电电压是否低于阈值，在 STANDBY 模式也能工作。上电默认不工作，通过配置 PMU_CTRL2 寄存器相关位使能，有四挡电压选择 (2.0~2.8)。

■ LVD 低电压检测

LVD 用于检测 VDD 供电电压是否低于低电压检测阈值，LVD 事件可从 STOP1 和 STOP2 模式唤醒，在 STANDBY 模式无效。LVD 模块可以由软件使能和选择阈值，且支持数字滤波。

4.4.3. 低功耗模式

在芯片上电复位或者系统复位后，芯片处于运行模式 (RUN)。芯片可以通过降低系统时间频率，或者关闭不使用模块时钟的方法降低功耗。此外还提供了多种不同的低功耗模式来实现更低的功耗。用户需要根据最低功耗需求、最快唤醒时间和唤醒方式和待机时候的工作需求等选择合适的低功耗模式。

4.4.3.1. 低功耗模式描述

■ 主要包括如下低功耗模式：

- 睡眠模式 (SLEEP)：内核停止工作，外设保持工作
- 停止模式 0 (STOP0)：PLL、RC64M、XTH 时钟关闭；RC32K/XTL 时钟下的外设可以工作；MLDO12 的输出电压范围可通过寄存器来调节
- 停止模式 1 (STOP1)：PLL、RC64M、XTH 时钟关闭；RC32K/XTL 时钟下的外设可以工作；Vcore 区域由 LPLDO 供电，MLDO 关闭
- 停止模式 2 (STOP2)：Vcore 区域断电，其中 CPU 和部分外设寄存器保持掉电前的状态
- 待机模式 (STANDBY)：主区断电，RTC 和 IWDG 待机区工作
- 断电模式 (POWERDOWN)：主区和待机区断电

低功耗模式详细描述如下表：

模式	模式描述	进入条件	退出条件
SLEEP	CPU 休眠；功能模块不休眠；软件可关闭各模块时钟。	<ol style="list-style-type: none"> 1. 根据需要，关闭各外设模块时钟，仅留下需要监测中断事件的模块 2. 清除 Core 的 SLEEPDEEP 位，并执行 WFI/WFE 指令 	<ol style="list-style-type: none"> 1. 任何来自 EXTI/外设的中断或事件； 2. 如果是 WFI 唤醒，则进入中断服务程序清中断并返回； 3. 唤醒后，可继续执行后续指令
STOP0	PLL、RC64M、XTH 时钟关闭；RC32K/XTL 时钟下的外设可以工作；MLDO12 的输出电压范围可通过寄存器来调节。	<ol style="list-style-type: none"> 1. 关闭全局中断和 SysTick 中断，并清除相应的中断标志； 2. 设置 PMU_CTRL0 的 LPMS 位选择 STOP0 模式； 3. 设置 Core 的 SLEEPDEEP 位并执行 WFI 或者 WFE。 	<ol style="list-style-type: none"> 1. 任何来自 EXTI/外设的中断或事件；RSTN 管脚复位/BOR 复位/IWDG 复位 2. 唤醒后，可继续执行后续指令 3. RSTN 管脚复位/BOR 复位/IWDG 复位可退出 STOP0，再进入 STOP0 前确保相应标志位被清除
STOP1	在 STOP0 的基础上，关闭 MLDO，Vcore 区域由 LPLDO 供电。	<ol style="list-style-type: none"> 1. 关闭全局中断和 SysTick 中断，并清除相应的中断标志； 2. 设置系统时钟为 RC64M； 3. 设置 PMU_CTRL0 的 LPMS 位选择 STOP1 模式； 4. 设置 Core 的 SLEEPDEEP 位并执行 WFI 或者 WFE。 	<ol style="list-style-type: none"> 1. 任何来自 EXTI/外设的中断或事件；RSTN 管脚复位/BOR 复位/IWDG 复位 2. 唤醒后，可继续执行后续指令 3. RSTN 管脚复位/BOR 复位/IWDG 复位可退出 STOP1，再进入 STOP1 前确保相应标志位被清除
STOP2	Vcore 区域断电，其中 CPU 寄存器保持掉电前的状态	<ol style="list-style-type: none"> 1. 关闭全局中断和 SysTick 中断，并清除相应的中断标志； 2. 设置系统时钟为 RC32K； 3. 设置 PMU_CTRL0 的 LPMS 位选择 STOP2 模式； 4. 设置 Core 的 SLEEPDEEP 位并执行 WFI 或者 WFE。 	<ol style="list-style-type: none"> 1. 除 LVD、USB wakeup、GPIOA11、GPIOA12、COMP 的其他任何来自 EXTI 的中断或者事件 2. 唤醒后，可继续执行后续指令 3. RSTN 管脚复位/BOR 复位/IWDG 复位可退出 STOP2，唤醒后，可继续执行后续指令；同时，需清除 RSTN/BOR/IWDG 复位标志位
STANDBY	关闭主区电源，待机区工作	<ol style="list-style-type: none"> 1. 设置 PMU_CTRL0 的 LPMS 位选择 STANDBY 模式； 2. 设置 Core 的 SLEEPDEEP 位并执行 WFI 或者 WFE。 	<ol style="list-style-type: none"> 1. WAKEUP 引脚的有效电平/RTC 中断/RSTN 管脚复位/IWDG 复位/BOR 复位 2. 唤醒后，CPU 将从 0x00000000 地址开始执行指令代码

POWER DOWN	关闭主区和待机区电源	1. 设置 PMU_CTRL0 的 LPMS 位选择 POWERDOWN 模式; 2. 设置 Core 的 SLEEPDEEP 位并执行 WFI 或者 WFE。	1.WAKEUP 引脚 (GPIOA0 和 GPIOC13) 的有效电平/RSTN 管脚复位 2.唤醒后, 重新走上电过程
------------	------------	---	--

注: 在 STOP0/STOP1 模式下, PLL、XTH 时钟由软件控制开启或关闭; 通过配置寄存器 PMU_CTRL0 的 bit4, 控制 RC64M 时钟在进入 STOP0/STOP1 模式后, 是否关闭。

4.4.3.2. 低功耗模式下各模块工作状态

下表为各个模块在不同功耗模式的汇总

模块	RUN	SLEEP	STOP0	STOP1	STOP2	STANDBY	POWNDOWN
CPU	Y	-	-	-	-	-	-
Flash	Y	Y	O	O	-	-	-
SRAM1	Y	Y	Y	Y	-	-	-
SRAM2	Y	Y	Y	Y	Y	-	-
备份寄存器	Y	Y	Y	Y	Y	Y	-
UART/I2C/SPI/I2S	O	O	-	-	-	-	-
LPUART	O	O	O	O	O	-	-
Timer/WDT	O	O	-	-	-	-	-
LPTIM	O	O	O	O	O	-	-
UAC (算法)	O	O	-	-	-	-	-
IWDT	O	O	O	O	O	O	-
USB	O	O	O	O	-	-	-
PLL	O	O	O	O	-	-	-
RC64M	O	O	O	O	-	-	-
RC32K	Y	Y	Y	Y	Y	Y	-
XTH	O	O	O	O	-	-	-
XTL	O	O	O	O	O	O	-
ADC	O	O	-	-	-	-	-
DAC	O	O	-	-	-	-	-
COMP	O	O	O	O	-	-	-
LVD	O	O	O	O	-	-	-
MRLDO12	Y	Y	Y	-	-	-	-
LPLDO12	Y	Y	Y	Y	Y	Y	-
RTC	O	O	O	O	O	O	-
GPIO	Y	Y	Y	Y	Y	Y (2)	Y (3)

注: 1.Y: 使能工作; O: 可选择使能或禁止工作; -: 停止工作或掉电

2. 5 个 Wakeup Pin

3. 2 个 Wakeup Pin

4.4.3.3. 低功耗模式参数

Mode	CPU	Flash	SRAM1 SRAM2	Clock	Peripherals	Wakeup Source	Consumption	Wakeup Time
Stop0	No	OFF	ON	RC64M	EXTI、GPIO、PMU、BREG、WKUP	Any interrupt or event from EXTI	126uA	20us
Stop1	No	OFF	ON	RC64M	EXTI、GPIO、BREG、PMU、WKUP	Any interrupt or event from EXTI	95uA	20us
Stop2	No	OFF	SRAM2 ON	RC64M	EXTI、GPIO、BREG、PMU、WKUP	RSTN、 Any interrupt or event from EXTI, Except LVD, USB wakeup, GPIOA11,GPIOA12 and COMP	19uA	50ms
Standby	No	OFF	OFF	RC32K	EXTI、GPIO、BREG、PMU、WKUP	WKUP	1.7uA	500us

4.5. 复位和时钟单元 (RCU)

4.5.1. 复位源

芯片有多个复位源，包括 POR 复位，检测异常复位，看门狗复位，软复位等。具体复位源如下表：

RESET SOURCE	FUNCTION
芯片上电 POR 复位	复位所有：芯片冷启动时产生该复位。会产生 NVR 预加载。
BOR 复位	复位主区和 IWDTRSTN 模块。会产生 NVR 预加载
POR12 复位	复位主区：当芯片从 STANDBY 模式唤醒或芯片冷启动时，产生该复位。会产生 NVR 预加载。
外部 NRST 管脚复位	复位主区：复位信号来自于外部复位引脚，低电平有效。会产生 NVR 预加载。
EFCRST	复位主区：会产生 NVR 预加载，所有的 RCC 寄存器被复位，EFC 被复位，模拟 IP 也被复位
LVDTRSTN	复位主区，不影响模拟 IP、EFC 控制器、RCC 寄存器、系统配置寄存器。
LOCKUPRSTN	
SRST	
SYSREQRST	
IWDTRSTN	
WDTRSTN	
RTC 软复位	复位 RTC 待机区域

4.5.2. 时钟系统

ACM32G103 共有 5 个系统时钟源：

- 内部高速 64MHz RC 振荡器时钟 RC64M
- 内部低速 32KHz RC 振荡器时钟 RC32K
- 外部高速 4~32MHz 晶体振荡器时钟 XTH
- 外部低速 32.768KHz 晶体振荡器时钟 XTL
- 内部锁相环时钟 PLL

根据工作模式不同，采用不同时钟方案，通过配置时钟控制寄存器 CCR 来选择系统时钟的来源

4.6. DMA 控制器 (DMA)

DMA 即 DMA 控制器，提供了一种硬件的数据传输方式，无需 CPU 的介入，可以处理外设和存储器之间或者存储器和存储器之间的传输数据。因无 CPU 介入，从而使 CPU 可以专注在处理其他系统功能上。DMA 控制器有 8 通道，每个通道都可以处理一个或多个外设的存储器访问请求。DMA 控制器内部包含了仲裁器，用来仲裁多个 DMA 请求的优先级。ACM32G103 包含两个 DMAC。

■ 主要特性如下

- 8 个 DMA 通道，每个通道都可独立配置
- 支持外设到存储器、存储器到外设、存储器到存储器的数据传输
- 支持硬件优先级（通道号越低，优先级越高）
- 支持源地址/目标地址递增或不变
- 每个通道有 16 bytes 的内部 FIFO
- 支持 8/16/ 32 位宽的传输
- 支持 Big-endian 和 Little-endian 的字节存储次序配置
- 支持中断功能，包括半完成、完成、错误中断。
- 支持 Burst 模式
- 支持链表模式，可用于循环模式或多地址模式

4.7. 通用 IO (GPIO)

支持最多 85 个 GPIO，共分成 6 组 (GPIOA/B/C/D/E/F)。除 GPIOF 包含 5 个，其他每组 GPIO 包含 16 个通用数据输入输出接口，这些管脚可以与其他功能管脚共享，这取决于芯片的配置。通过这些数据接口，可以配置任意数目的管脚作为中断信号输入。

复用功能 (AF) 的备用引脚，极大提高了端口利用的灵活性。GPIO 引脚通过配置相关的寄存器可以用作复用功能输入/输出引脚。

每个 GPIO 引脚可以独立配置为输出（推挽或开漏）、输入、外设复用功能或模拟模式。每个 GPIO 引脚可以独立配置为上拉、下拉或浮空。

■ GPIO 主要特性如下

- 所有输入/输出引脚方向都可以通过软件进行配置
- 支持施密特触发器输入
- 每个引脚具有弱上/下拉功能
- 支持推挽/开漏输出
- 支持置位/清零输出功能，可按位操作
- 支持模拟输入/输出配置
- 所有 GPIO 引脚可复用为 EXTI，且边沿可配置
- 支持复用功能输入/输出配置
- 支持端口配置锁定

4.8. 嵌套矢量中断控制器 (NVIC)

嵌套向量中断控制器(NVIC) 是内核处理器的一个重要组成部分。它与 CPU 处理器内核紧密耦合，实现低中断延迟以及对新到中断的有效处理，外部中断信号连接到 NVIC，NVIC 将对这些中断进行优先级排序。

所有的 NVIC 寄存器只能采用字传输。任何试图读/写半字或字节的结果都是不可预知的。

NVIC 寄存器都是小端格式。访问处理器要正确处理处理器的大小端配置。

■ 主要特性如下

- 支持 56 路可屏蔽向量中断
- 16 个可编程中断优先级
- 可嵌套中断支持
- 中断可屏蔽
- 电平触发和边沿触发

4.9. 外部中断/事件控制器 (EXTI)

EXTI 包含 26 个相互独立的边沿检测电路并且可以向处理器产生中断请求或事件唤醒。EXTI 提供 3 种触发类型，其中请求源 0~15 为 GPIO 管脚可支持上升沿触发，下降沿触发和任意沿触发，其他请求源默认使用上升沿触发。EXTI 中每个边沿检测电路都可以分别配置或屏蔽。挂起寄存器保持着状态线的中断请求。

4.10. 存储器扩展模块 (EXMC)

存储器扩展模块，用来访问各种片外存储器。通过配置寄存器，EXMC 可以把 AMBA 协议转换为专用的片外存储器通信协议，包括 SRAM，PSRAM，ROM 和 NOR Flash。用户还可以调整配置寄存器中的时间参数来提高通信效率。

同时此模块也可以作为 TFT-LCD 控制器使用，用来支持 8080 接口的 TFT-LCD。

■ 主要特性如下

- 支持片外存储器类型：
 - SRAM
 - PSRAM
 - ROM
 - NOR Flash
- 支持 8080 TFT-LCD 控制
- AMBA 协议与各种片外存储器协议转换
- 时序参数可编程可以满足用户特定需求
- 对于部分存储器类型支持独立的读写时序
- 支持 8 位, 或 16 位总线带宽
- NOR Flash 和 PSRAM 支持地址总线和数据总线的复用
- 提供写使能和字节选择信号
- 当 AMBA 总线宽度与外部存储器数据宽度不同时, 会自动分割操作

4.11. 定时器和看门狗

4.11.1. 高级定时器 (TIM1/TIM8)

2 路高级定时器。每个定时器由一个 16 位的自动装载计数器组成, 它由一个可编程的预分频器驱动。它适合多种用途, 包含测量输入信号的脉冲宽度(输入捕获), 或者产生输出波形(输出比较、PWM、嵌入死区时间的互补 PWM 等)。使用定时器预分频器和系统时钟控制预分频器, 可以实现脉冲宽度和波形周期从几个微秒到几个毫秒的调节。高级控制定时器和通用定时器是完全独立的, 它们不共享任何资源, 但它们可以同步操作。

■ 高级定时器特性如下

- 16 位向上、向下、向上/下自动装载计数器
- 16 位可编程(可以实时修改)预分频器, 计数器时钟频率的分频系数为 1 ~ 65536 之间的任意数值
- 多达 4 个独立通道:
 - 输入捕获
 - 输出比较
 - PWM 生成(边缘或中间对齐模式)
 - 单脉冲模式输出
- 死区时间可编程的互补输出
- 使用外部信号控制定时器和定时器互联的同步电路
- 允许在指定数目的计数器周期之后更新定时器寄存器的重复计数器
- 刹车输入信号可以将定时器输出信号置于复位状态或者一个已知状态
- 如下事件发生时产生中断/DMA:
 - 更新: 计数器向上溢出/向下溢出, 计数器初始化(通过软件或者内部/外部触发)
 - 触发事件(计数器启动、停止、初始化或者由内部/外部触发计数)

- 输入捕获
- 输出比较
- 刹车信号输入
- 支持针对定位的增量(正交)编码器和霍尔传感器电路
- 触发输入作为外部时钟或者按周期的电流管理

4.11.2. 通用定时器 (TIM2/TIM3/TIM4)

3 路 16 位通用定时器 TIM2/TIM3/TIM4。通用定时器由一个 16 位的自动装载计数器组成，它由一个可编程的预分频器驱动。它适合多种用途，包含测量输入信号的脉冲宽度(输入捕获)，或者产生输出波形(输出比较、PWM 等)。高级控制定时器和通用定时器是完全独立的，它们不共享任何资源，但它们可以同步操作。

■ 通用定时器特性如下：

- 16 位向上、向下、向上/下自动装载计数器
- 16 位可编程(可以实时修改)预分频器，计数器时钟频率的分频系数为 1 ~ 65536 之间的任意数值
- 多达 4 个独立通道：
 - 输入捕获
 - 输出比较
 - PWM 生成(边缘或中间对齐模式)
 - 单脉冲模式输出
- 使用外部信号控制定时器和定时器互联的同步电路
- 如下事件发生时产生中断/DMA：
 - 更新：计数器向上溢出/向下溢出，计数器初始化(通过软件或者内部/外部触发)
 - 触发事件(计数器启动、停止、初始化或者由内部/外部触发计数)
 - 输入捕获
 - 输出比较
- 支持针对定位的增量(正交)编码器和霍尔传感器电路
- 触发输入作为外部时钟或者按周期的电流管理

4.11.3. 通用定时器 (TIM15)

通用定时器由 (TIM15) 一个 16 位的自动装载计数器组成，它由一个可编程的预分频器驱动。它适合多种用途，包含测量输入信号的脉冲宽度(输入捕获)，或者产生输出波形(输出比较、PWM、嵌入死区时间的互补 PWM 等)。使用定时器预分频器和系统时钟控制预分频器，可以实现脉冲宽度和波形周期从几个微秒到几个毫秒的调节。高级控制定时器和通用定时器是完全独立的，它们不共享任何资源，但它们可以同步操作。

■ 通用定时器特性如下：

- 16 位向上自动装载计数器
- 16 位可编程(可以实时修改)预分频器，计数器时钟频率的分频系数为 1 ~ 65536 之间的任意数值

- 2 个独立通道：
 - 输入捕获
 - 输出比较
 - PWM 生成
 - 单脉冲模式输出
- 死区时间可编程的互补输出
- 使用外部信号控制定时器和定时器互联的同步电路
- 允许在指定数目的计数器周期之后更新定时器寄存器的重复计数器
- 刹车输入信号可以将定时器输出信号置于复位状态或者一个已知状态
- 支持针对定位的增量(正交)编码器
- 如下事件发生时产生中断/DMA：
 - 更新：计数器向上溢出/向下溢出，计数器初始化(通过软件或者内部/外部触发)
 - 触发事件(计数器启动、停止、初始化或者由内部/外部触发计数)
 - 输入捕获
 - 输出比较
 - 刹车信号输入
- 触发输入作为外部时钟

4.11.4. 通用定时器 (TIM16/TIM17)

通用定时器 (TIM16/TIM17) 由一个 16 位的自动装载计数器组成，它由一个可编程的预分频器驱动。它适合多种用途，包含测量输入信号的脉冲宽度(输入捕获)，或者产生输出波形(输出比较、PWM、嵌入死区时间的互补 PWM 等)。使用定时器预分频器和系统时钟控制预分频器，可以实现脉冲宽度和波形周期从几个微秒到几个毫秒的调节。高级控制定时器和通用定时器是完全独立的，它们不共享任何资源，但它们可以同步操作。

■ 通用定时器特性如下：

- 16 位向上自动装载计数器
- 16 位可编程(可以实时修改)预分频器，计数器时钟频率的分频系数为 1 ~ 65536 之间的任意数值
- 1 个独立通道：
 - 输入捕获
 - 输出比较
 - PWM 生成
 - 单脉冲模式输出
- 死区时间可编程的互补输出
- 使用外部信号控制定时器和定时器互联的同步电路
- 允许在指定数目的计数器周期之后更新定时器寄存器的重复计数器
- 刹车输入信号可以将定时器输出信号置于复位状态或者一个已知状态

- 如下事件发生时产生中断/DMA:
 - 更新: 计数器向上溢出/向下溢出, 计数器初始化(通过软件或者内部/外部触发)
 - 触发事件(计数器启动、停止、初始化或者由内部/外部触发计数)
 - 输入捕获
 - 输出比较
 - 刹车信号输入
- 触发输入作为外部时钟

4.11.5. 基本定时器 (TIM6/TIM7)

2 路基本定时器。基本定时器包含一个 16 位自动装载计数器, 由各自的可编程预分频器驱动。它们可以作为通用定时器提供时间基准。

■ 基本定时器特性如下:

- 16 位自动重装载累加计数器
- 16 位可编程(可实时修改)预分频器, 用于对输入的时钟按系数为 1 ~ 65536 之间的任意数值分频
- 在更新事件(计数器溢出)时产生中断/DMA 请求

4.11.6. 低功耗定时器

1 路低功耗定时器 LPTIM。LPTIM 是一个 16 位定时器, 可从降低功耗的最终发展中受益。由于 LPTIM 的时钟源具有多样性, 因此 LPTIM 能够在所有电源模式 (待机模式除外) 下保持运行状态。即使没有内部时钟源, LPTIM 也能运行, 鉴于这一点, 可将其用作“脉冲计数器”, 这种脉冲计数器在某些应用中十分有用。此外, LPTIM 还能将系统从低功耗模式唤醒, 因此非常适合实现“超时功能”, 而且功耗极低。LPTIM 引入了一个灵活的时钟方案, 该方案能够提供所需的功能和性能, 同时还能最大程度地降低功耗。

■ 低功耗定时器 LPTIM 特性如下:

- 16 位递增计数器
- 3 位预分频器, 可采用 8 种分频系数 (1、2、4、8、16、32、64 和 128)
- 可选时钟
 - 内部时钟源: LSE、LSI、HSI16 或 APB 时钟
 - LPTIM 输入的外部时钟源 (在没有 LP 振荡器运行的情况下工作, 由脉冲计数器应用使用)
- 16 位 ARR 自动重载寄存器
- 16 位比较寄存器
- 连续/单次模式
- 可选软件/硬件输入触发
- 可编程数字干扰滤波器
- 可配置输出: 脉冲和 PWM

- 可配置 I/O 极性
- 编码器模式
- 重复计数器

4.11.7. 看门狗定时器

看门狗模块 (WatchDog) 采用 32 位的递减计数器, 可从一个可编程的加载值减到零。当计数器计数减为 0, 如果看门狗动作设为复位, 则看门狗模块输出复位信号, 复位系统; 如果看门狗动作设为中断, 则触发看门狗中断, 如果在设定的清除时间限定内软件仍未清除看门狗中断, 则产生复位信号复位系统。用户可以通过设置定时器使能位来停止/启动计数器。

■ 主要特性如下:

- 32 位的递减计数器
- 可编程预分频因子
- 可编程装载值
- 可编程中断清除时限

4.11.8. 独立看门狗定时器

独立看门狗定时器(IWDT)有独立的时钟源(RC32K)。因此即使主时钟失效了, 它仍然能保持工作状态, 这非常适合于需要独立环境且对计时精度要求不高的场合。当内部向下计数器的计数值达到 0, 独立看门狗会产生一个复位。使能独立看门狗的寄存器写保护功能可以避免寄存器的值被意外的配置篡改。

■ 主要特性如下:

- 自由运行的 12 位向下计数器
- 计数器计数至 0x000 时产生复位
- 当递减计数器在窗口外被重新装载, 则产生复位
- 可编程预分频因子和可编程装载值
- 时钟由独立的 32K 时钟提供
- 上电硬件使能
- 可作为 STOP 模式唤醒源

4.12. 实时时钟 (RTC)

RTC 提供秒、分、时、日、周、月、年的信息, 每月的天数和闰年的天数可自动调整。时间和日期都以 BCD 码的形式显示。RTC 可以进行夏令时补偿。RTC 可以工作在省电模式下, 并通过软件配置来智能唤醒。RTC 支持外接更高精度的低频时钟, 用以达到更高的日历精度

■ RTC 特性如下:

- 可计算 00~99 年之间的秒、分、时、日、周、月、年
- BCD 时间显示
- 自动闰年调整
- 数字校准功能：通过调整最小时间单位（最大可调精度 0.95ppm）来进行日历校准，调校后理论精度 +/- 0.477ppm
- 周期唤醒中断
- 闹钟功能
- 可从 PAD 输出 XTL 时钟信号供用户校准
- RTC 计时器部分不复位
- 2 路输入上下沿(侵入)时间戳功能
- 16 个 32 位 通用备份寄存器，能够在省电模式下保存数据。当有外部事件侵入时，备份寄存器将会复位

4.13. 串行外设接口 (QSPI)

支持 3 路 QSPI 接口，用于微控制器 (MCU) 与满足 SPI 外设之间进行全双工、全同步、串行通讯；QSPI 接口 IP 可以工作在查询或中断方式下。

■ SPI 主要特性如下：

- 可选择主/从模式
- 可通过两级分频因子来配置宽范围波特率
- 通过配置 CPHA/CPOL 支持 Mode0/1/2 /3 四种传输协议
- 支持 SPI 一线、二线 Dual、四线 Quad 传输
- 支持延迟采样
- 支持 DMA 功能
- 支持 XIP 功能

4.14. 通用异步收发器 (UART)

4 路 UART，支持 ISO7816 主机模式。

■ UART 主要特性如下：

- CTS, RTS 流控制
- 16 字节的硬件 FIFO
- 波特率支持小数分频
- 接收错误检测，如帧格式，校验，溢出等错误
- IDLE 检测
- 比特计时检测

- LIN 协议 Break 检测
- 支持多机通信功能
- 支持 7816 主机模式
- 支持 RS485 功能
- 支持单线模式
- 支持波特率自适应功能
- 可编程位宽, 奇偶或 0/1 校验, 停止位个数

4.15. 低功耗异步收发器 (LPUART)

1 路低功耗异步收发器 (LPUART), 低功耗 UART(LPUART)是一个低功耗的 UART 模块, 通讯可以使用独立的时钟源。只需要使用内部的 RC32K 或外部的 32.768KHz 晶振时钟就可以使用 9600 波特率通讯。更高的波特率可以通过选择 PCLK 的分频时钟作为工作时钟来实现。

■ LPUART 主要特性如下:

- 寄存器访问时钟和通讯时钟独立
- 32.768KHz 时钟下, 最大支持 9600 波特率
- 可使用 PCLK 的分频时钟作为工作时钟
- 7-8 位数据位可配置
- 奇/偶校验、0/1 校验或者无校验, 可配置
- 1-2 停止位可配置
- STOP 模式下可唤醒系统: 起始位、收到 1 字节或者收到匹配字节
- 支持 DMA 工作

4.16. 内部集成电路总线接口 (I2C)

2 个 I2C 总线接口。I2C 模块接收和发送数据, 并将数据从串行转换成并行, 或并行转换成串行。I2C 模块通过数据引脚 SDA 和时钟引脚 SCL 连接到 I2C 总线, 控制所有 I2C 总线规定的时序。本模块支持主模式和从模式。

■ I2C 主要特性如下:

- I2C 主设备功能
- I2C 从设备功能:
 - 多个可编程的 I2C 从设备地址
 - 拉时钟功能以支持主从同步
 - 帧结束检测中断 (检测到 STOP 条件后产生中断)
 - 根据需要的 NACK/ACK 回复
 - 输入 SCL 总线滤波功能
 - DMA 传输功能

- 速率支持 100K/400K/1M
- 支持 7bit 设备地址
- 支持主机仲裁模式

4.17. 串行音频接口 (I2S)

内置 2 路片上音频接口 (Inter-IC Sound, 缩写为 I2S), 通过 I2S 音频协议与外部设备进行通信。I2S 接口支持四种音频标准, 分别是 I2S 飞利浦标准, MSB 对齐标准, LSB 对齐标准和 PCM 标准。它可以在四种模式下运行, 包括主机发送模式, 主机接收模式, 从机发送模式和从机接收模式。

■ I2S 主要特性如下:

- 具有发送和接收功能的主从操作
- 支持四种 I2S 音频标准: 飞利浦标准, MSB 对齐标准, LSB 对齐标准和 PCM 标准
- 数据长度可以为 16 位, 24 位和 32 位
- 通道长度为 16 位或 32 位
- 32 位缓冲区用于发送和接收
- 通过 I2S 时钟分频器, 可以得到 8 kHz 到 192 kHz 的音频采样频率
- 可编程空闲状态时钟极性
- 可以输出主时钟 (MCK)
- 发送和接收支持 DMA 功能

4.18. 局域网控制器 (CAN)

支持 2 路 CAN。

■ CAN 主要特性如下:

- 支持 CAN2.0, 包括 CAN2.0A 和 CAN2.0B
- 支持 11 比特和 29 比特的识别符
- 支持最低 125KB 波特率和 1MB 波特率
- 64 字节的接收 FIFO
- 支持热拔插
- 支持 7 组接收器滤波
- Single-Shot 传输选项
- 支持只监听模式
- 可以接收自己的信息
- 支持自测模式
- 支持 CAN 总线错误的中断
- 记录仲裁失败后的 bit 位置

- 读写错误计数器
- 可编程的错误上限警告
- 通过 BOSCH CAN2.0 测试

4.19. 通用串行总线设备接口 (USB)

USB 设备控制器是一个兼容 USB2.0 全速协议设备接口。

■ USB 主要特性如下:

- 兼容 USB1.1 和 USB2.0 全速协议
- 支持免晶振模式
- 含有 4 个通用双向传输 End Point (EP1、EP2、EP3、EP4)
- End Point 支持最大包长度 64Byte, 支持 Memory 和 FIFO 两种访问功能
- 支持 Suspend、Resume 和远程唤醒功能
- 支持 Toggle 硬件比对与软件控制功能
- 支持每一个 End Point 数据传输产生相应中断的功能
- 支持可选的 CRC 错误回复 NAK 功能
- 支持数据包超过最大包长度(64byte)自动回复 NAK 功能
- 支持 IN 操作主机未回 ACK, 接下来 IN 操作 USB 设备回复 NAK 功能
- 支持令牌包与数据包 EOP 丢失检测, 支持可选的丢失 EOP 自动回复 NAK 功能

4.20. 模数转换器 (ADC)

支持 2 路 12 位 3Msps 采样率的逐次逼近型 ADC, 转换电路内嵌温度传感器实现温度检测。

■ ADC 主要特性如下:

- 最高 12 位分辨率, 可配置 10 位、8 位或 6 位分辨率
- 转换速率最高可达 3Msps
- ADC1 支持 20 个通道, 其中 IN0-IN16 可作为外部通道, IN17-IN19 为内部通道。ADC2 支持 20 个通道, 其中有 18 个为外部通道, IN16-IN17 为内部通道。
 - 内建 BGR 连接到 ADC1
 - 温度传感器连接到 ADC1
 - VBAT 连接到 ADC1
 - The OPA1/2 内部输出连接到 ADC1 输入通道
 - The OPA2/3 内部输出连接到 ADC2 输入通道
- 支持单端信号转换和差分信号转换
- 规则组转换结束、注入转换结束和发生模拟看门狗事件时产生中断

- 支持单次、连续、间断转换模式和同步模式 (两个 ADC 设备)
- 最多支持 16 个规则通道组和 4 个注入通道组
- 采样时间可以按通道分别编程
- 规则转换和注入转换均有外部触发选项
- 规则通道转换时可用 DMA 将结果搬到 SRAM 中
- 支持过采样: 16 位数据寄存器, 过采样率支持 2 倍~256 倍
- 数据寄存器可配置数据对齐方式

4.21. 数模转换器 (DAC)

支持 12 位 1MSPS 采样速率的电压型 DAC。DAC 模块有 2 个输出通道, 每个通道都有单独的转换器。

■ DAC 主要特性如下:

- 12 位模式下数据左对齐或者右对齐
- 每个转换器对应 1 个输出通道,
- 8 位或者 12 位分辨率
- 支持有符号数输入
- 噪声波形生成
- 三角波形生成
- 锯齿波形生成
- 双 DAC 通道同时或者分别转换
- DMA 双数据模式降低总线开销
- 每个通道独立 DMA 功能
- 外部触发转换
- 输出 BUFFER 可选, BUFFER 偏差可校准
- 每个通道输出到 PAD 可以断开
- DAC 输出内部连接到芯片内其它模拟外设
- STOP 模式支持采样保持功能
- 输入参考电压 VREFP

4.22. 模拟比较器 (COMP)

支持 4 路模拟比较器 (COMP)。

■ COMP 主要特性如下:

- 支持电压比较功能
- 比较器负端输入可配置

- 复用 I/O 引脚
- DAC 的输出
- 内部参考电压的分压或 AVDD 的分压
- 可编程的迟滞窗口
- 比较器输出到 I/O
- 比较器输出可作为定时器的刹车输入或捕获输入
- 比较器输出可通过定时器切断
- 比较器输出可作为 EXTI 控制器输入，支持 Sleep 和 Stop 模式下的唤醒功能
- 两个比较器可以组合构成窗口比较器
- 提供软件可配置的滤波时间以增强芯片的抗干扰能力

4.23. 运算放大器 (OPA)

支持 3 路运算放大器 (OPA)。

■ OPA 主要特性如下:

- 轨到轨输入输出
- 可配置成运放外置模式
- 可配置成 PGA 模式，增益可编程
- 可配置成跟随器模式，实现单位增益
- 运算放大器输出到 PAD
- 运算放大器输出可作为 ADC 的输入
- 运算放大器正端输入来自 PAD 或者是 DAC 的输出
- 运算放大器负端输入来自 PAD、OPAMP 或者是 PGA 的反馈电阻网络输出

4.24. CRC 计算单元

循环冗余校验(Cyclic Redundancy Check CRC)是一种根据数据产生简短固定位数校验码的一种散列函数，主要利用除法及余数的原理来检测或校验数据传输或者保存后可能出现的错误。CRC 硬件电路支持用户设置 CRC 初值，结果异或值，输入输出数据正反向，并且支持配置 7/8/16/32 位多项式。

■ CRC 主要特性如下:

- 支持设置 7/8/16/32 位多项式及其正反向设置;
- 支持 8/16/32 位数据输入输出及其正反向设置;
- 支持设置 CRC 初值和结果异或值及其正反向设置;

4.25. CORDIC 协处理器

CORDIC 协处理器为数学函数尤其是三角函数，提供硬件加速。

■ CORDIC 主要特性如下：

- 24 位 CORDIC 旋转引擎
- 支持 sin, cos, atan2 等函数
- 支持 sinh, cosh, atanh, sqrt, ln 等函数

4.26. 安全算法

支持多种对称密码算法和杂凑密码算法。

■ 硬件支持的算法如下：

- 支持 AES 对称算法
- 支持 128bit/192bit/ 256bit 密钥长度
- 支持 CBC、ECB、CTR 模式
- 支持 SHA 杂凑算法
- 支持 SHA1/SHA256

5. 电气参数

5.1. 绝对最大额定值

在实际操作时不要超过这些参数，否则将永久地损坏芯片。

表 5-1 芯片绝对最大额定值

符号	描述	最小值	最大值	单位
Tstg	存储温度	-40	125	°C
VDD	电源电压	-0.3	3.9	V
ESD	最大 ESD 电压 (HBM)	-	4000	V
VIN	5V tolerant IO	-0.3	5.5	V
	其他 IO	-0.3	3.9	
IIO	任意 I/O 和控制引脚上的最大输出电流	-	±25	mA
IINJ	任意 I/O 和控制引脚上的注入电流	-	-5/+0	mA
∑IINJ	所有 I/O 和控制引脚上的注入电流	-	-25/+0	mA

5.2. 典型操作条件

表 5-2 典型操作条件

符号	描述	最小值	典型值	最大值	单位
VDD	供电电压	1.70(1)	-	3.60	V
VDDA	模拟供电电压	1.70(1)	-	3.60	V
Tj	Maximum Junction Temp	-	-	105	°C
Ta	Ambient Temp	-40	-	85	°C

注：(1)内置 NorFlash 的型号，VDD 和 VDDA 最小值 3.0V。

5.3. IO 特性

表 5-3 IO 特性

符号	描述	VDD=1.7-3.6V			单位
		最小值	典型值	最大值	
VIH	输入高电压	0.8*VDD			V
VIL	输入低电压			0.3	V
VHYS	施密特窗口, VDD=3.3V		0.3		V
VOH	输出高电压	0.9*VDD			V
VOL	输出低电压			0.2	V
RPu	上拉电阻, VDD=3.3V		40		KΩ
RPd	下拉电阻, VDD=3.3V		40		KΩ

符号	描述		VDD=1.7-3.6V			单位
			最小值	典型值	最大值	
IO	VDD=3.3V, 输出电流	000		3		mA
		001		6		
		010		9		
		011		12		
		100		15		
		101		18		
		110		21		
		111		24		

1. 输出电流是非 5VT 指标, 5VT IO 的输出电流小一些。

5.4. 电源电压检测

表 5-4 LVD 低压报警参数

符号	描述	条件	最小值	典型值	最大值	单位
VLV0	低压报警阈值 0	上升		1.79		V
		下降		1.69		
VLV1	低压报警阈值 1	上升		2.10		
		下降		1.99		
VLV2	低压报警阈值 2	上升		2.31		
		下降		2.21		
VLV3	低压报警阈值 3	上升		2.49		
		下降		2.39		
VLV4	低压报警阈值 4	上升		2.59		
		下降		2.49		
VLV5	低压报警阈值 5	上升		2.79		
		下降		2.69		
VLV6	低压报警阈值 6	上升		2.87		
		下降		2.79		
VLV7	低压报警阈值 7	上升		2.99		
		下降		2.89		
VHYS	低压报警迟滞窗口	-		100		mV

1, 报警阈值为设计值

表 5-5 复位电压参数

符号	描述	条件	最小值	典型值	最大值	单位
----	----	----	-----	-----	-----	----

BOR_CFG0	BOR 复位电压 Level 0	上升		2.10		V
		下降		2.00		
BOR_CFG1	BOR 复位电压 Level 1	上升		2.30		
		下降		2.20		
BOR_CFG2	BOR 复位电压 Level 2	上升		2.61		
		下降		2.49		
BOR_CFG3	BOR 复位电压 Level 3	上升		2.90		
		下降		2.77		
VHYS	低压报警迟滞窗口	-		100		mV
VPOR	上电复位电压	-		1.60		V
VPDR	下电复位电压	-		1.56		

1, 复位电压值为设计值

5.5. 时钟参数

表 5-6 RC32K 振荡器参数

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
fRC32K	时钟频率	VDD=3.3V, T=25°C	31.04	32	32.96	KHz
TRIM	TRIM 精度			1		%
Duty	时钟占空比	-	45	50	55	%
tSU	时钟启动时间	-	-	17	-	us
IOP	使能时的功耗	-	-	255	-	nA

表 5-7 RC64M 振荡器参数

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
fRC64M	时钟频率	VDD=3.3V, T=25°C	-	64	-	MHz
TRIM	修调时钟精度	-	-	0.25		%
Duty	时钟占空比	-	45	50	55	%
tSU	时钟启动时间	-	-	2.1	-	us
IOP	平均工作电流	-	-	20	-	uA

表 5-8 XTH 外部高速晶振参数

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
fHSE_ext	外部晶振频率	-	4	8	48	MHz
VHSEH	OSC_IN 输入高电平	-	0.7VDD	-	-	V
VHSEL	OSC_IN 输入低电平	-	-	-	0.3VDD	V
tw(HSEH)	OSC_IN 高电平时间	-	10	-	-	ns
tw(HSEL)	OSC_IN 低电平时间	-	10	-	-	ns
IDD	工作电流	-	-	0.9	-	mA
tSU(1)	启动时间	-	-	2	-	ms

表 5-9 XTL 外部低速晶振参数

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
fLSE_ext	外部晶振频率	-	-	32.768	-	KHz
VLSEH	OSC_IN 输入高电平	-	0.7VDD	-	-	V
VLSEL	OSC_IN 输入低电平	-	-	-	0.3VDD	V
IDD	工作电流	XTLDRV=000	0.3	-	-	uA
		XTLDRV=001	0.4	-	-	
		XTLDRV=010	0.7	-	-	
		XTLDRV=011	1.03	-	-	
		XTLDRV=100	0.2	-	-	
		XTLDRV=101	0.2	-	-	
		XTLDRV=110	0.2	-	-	
		XTLDRV=111	0.2	-	-	

XTLDRV: 驱动能力, 详见 RPMU 章节的寄存器描述。当 XTLDRV=011 时, 驱动能力最强。

表 5-10 PLL 参数

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
fCLKIN	输入时钟频率	-	3		48	MHz
fVCO	VCO 频率	-	75		150	MHz
fCLKOUT	PLL 输出时钟频率	-	6		150	MHz
Jitter	Period jitter, RMS			30		ps
TLD	锁定时间	-			80	us

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
DUTY	时钟占空比	-	45		55	%
IDD	工作电流	-		0.5		mA

5.6. RSTN 参数

表 5-11 外部 RSTN 引脚参数

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
VIL	输入低电平	VDD=3.3V			0.8	V
VIH	输入高电平	VDD=3.3V	2.0			V
V _{hys}	施密特窗口	-		200		mV
RPU	上拉电阻	-		50		kΩ
t _F	NRST 输入滤波脉冲	-			80	ns
t _{NF}	NRST 输入未滤波脉冲	-	200			ns

注：由设计保证。

5.7. 工作电流

表 5-12 芯片工作电流

符号	参数	条件	F_{HCLK}		典型值		单位
					使能所有外设时钟	关闭所有外设时钟	
IDD	运行模式下的电流供应	所有 IO 口处于模拟状态、关闭 Buzzer、程序运行在 Eflash 中	120M	PLL+内部 RC	26.6	7	mA
				PLL+外部晶振	27.6	8.15	
			64M	内部 RC	14.3	6.25	
				32M	内部 RC	7.5	
			8M	内部 RC	2.6	1.3	
			4M	内部 RC	1.7	1.1	
			1M	内部 RC	1	0.9	
			RC32K	内部 RC32K	0.5	0.5	

表 5-13 低功耗模式电流

符号	参数	条件	典型值		单位
			Ta=25°C	Ta=85°C	
IDD	STOP0	进入 STOP0 模式	126	-	uA
	STOP1	进入 STOP1 模式	95	-	
	STOP2	进入 STOP2 模式	19	-	
	STANDBY	进入 Standby 模式	1.7	-	
	POWERDOWN	进入 Powerdown 模式	0.6	-	

5.8. 唤醒时间

表 5-14 芯片唤醒时间

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
twuk1	从 STANDBY 模式唤醒时间	VDD=3.3V, 25°C	-	500	-	us
twuk2	从 STOP0/1 模式唤醒时间	VDD=3.3V, 25°C	-	20	-	us
twuk3	从 STOP2 模式唤醒时间	VDD=3.3V, 25°C	-	50	-	ms

5.9. EFlash 特性参数

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
tprog	字编程时间 (4 个字节)	VDD=3.3V, 25°C	-	-	30	us
terase_page	页擦除时间, 一页 512 字节	VDD=3.3V, 25°C	-	2	2.2	ms
terase_chip	整个 eflash 主区擦除 =320KB	VDD=3.3V, 25°C	-	10	11	ms
tread	读访问时间	VDD=3.3V, 25°C	-	-	50	ns

5.10. ADC 模数转换器

表 5-15 ADC 参数

符号	参数说明	条件	参数(1)			单位
			最小值	典型值	最大值	
VDDA	模拟电源		1.7		3.6	V
VREF+	正端参考电压				VDDA	V

符号	参数说明	条件	参数(1)			单位
			最小值	典型值	最大值	
VREF-	负端参考电压		VSSA			V
VIN	转换电压范围	无 buffer	0		VDDA	V
		有 buffer	0.3		VDDA-0.3	
fADC	ADC 时钟频率			15	48	MHz
fs	采样率			1	3	Msp/s
TC	转换时间			14		1/fADC
TS	采样时间		1		480	1/fADC
RIN	外部输入阻抗	无 buffer		200	2K	Ω
		有 buffer	500K			
Ratio	VBAT 采样分压点			0.25		
CIN	输入电容	无 buffer			15	pF
		有 buffer			3	
VREF	内嵌 ADC 参考电压	VREFBI_SEL [1:0]=1X	2.487	2.5	2.513	V
		VREFBI_SEL [1:0]=01	1.99	2	2.01	
		VREFBI_SEL [1:0]=00	1.492	1.5	1.508	
IDD	ADC 工作电流	fs=1Msp/s		0.9		mA

由设计保证

ADC1 IN16 通道为 buffer 通道

表 5-16 ADC 精度参数

符号	参数说明	条件	参数(1)			单位
			最小值	典型值	最大值	
ENOB	有效位数	VDDA=3.3V, fs=1Msp/s		10.5		bit
INL	积分非线性误差			±2		LSB
DNL	微分非线性误差			±1		LSB
SNDR	信号与噪声和失真比			65		dB
THD	总谐波失真			-70		dB
Offset error	失调误差			±3		LSB
Gain error	增益误差			±3		LSB

1, 由设计保证

5.11. DAC 数模转换器

表 5-17 DAC 电气参数

符号	参数说明	条件	参数值(1)[2]			单位	
			最小值	典型值	最大值		
VDDA	DAC ON 电源电压	buffer off (仅内部输出不接输出 Pin)	1.7		3.6	V	
		other modes	1.8				
VREF+	正基准源	buffer off (仅内部输出不接输出 Pin)	1.7		VDDA		
		other modes	1.8				
VREF-	负基准源	\	VSSA				
RL	负载电阻	to VSSA (DAC out buffer on)	5				kΩ
		to VDDA (DAC out buffer on)	25				
RO	输出阻抗	DAC output buffer off	12.5	14.4	16.3		kΩ
RBON	输出阻抗 (SH 模式且 buffer on)	VDD=2.7			1.8		kΩ
		VDD=2			3.2		
RBOFF	输出阻抗 (SH 模式且 buffer off)	VDD=2.7			17.9	kΩ	
		VDD=2			19.3		
CL	电容负载	DAC out buffer on			50	pF	
CSH		Sample and hold mode		0.1	1	uF	
VOUT	DAC 输出电压值	buffer on	0.2		VREF+ -0.2	V	
		buffer off	0		VREF+		
Tsetting	建立时间 (从最低位跳变到最高位)	Normal mode DAC buffer on, RL≥5KΩ, CL≤50pF	±0.5LSB	1.36	2.06	us	
			±1LSB	1.33	2.02		
			±2LSB	1.3	1.98		
			±4LSB	1.27	1.94		
			±8LSB	1.23	1.91		
		Normal mode DAC buffer off, ±1LSB, CL=10pF		1.4	1.6		
Twakeup	唤醒时间 (从 off 到 DAC 输出稳定到±1LSB)	Normal mode and buffer on, RL≥5KΩ, CL≤50pF		4.2	6.5	us	
		Normal mode and buffer off, CL≤10pF		1.8	2.1		
PSRR	电源抑制比	Normal mode and buffer on, RL=5KΩ, CL≤50pF		-74.2	-37.7	dB	
Tw_to_w	两个连续写入码字的最小间隔时间	RL≥5KΩ, CL≤50pF			1	us	

符号	参数说明	条件	参数值(1)[2]			单位
			最小值	典型值	最大值	
	(变化 1LSB)	CL≤10pF			1	
Tsamp	SH 模式下的采样时间 (最大跳变且稳定在±1LSB)	连输出 pin, DAC buffer on, CSH=100nF		0.7	1.8	ms
		连输出 pin, DAC buffer off, CSH=100nF		12.5	14.0	
		内部输出, DAC buffer off, 内部电容 7P		1.1	1.4	us
Ileak	输出漏电流	SH 模式且连接输出 Pin				nA
Clint	内部 SH 电容	\		7		pF
Ttrim	码字 trim time	DAC buffer on	50			us
Voffset	trim step	VREF+ = 3.6V		1515		uv
		VREF+ = 1.8V		745		
IDDA	DAC 功耗 (电源)	DAC buffer on, 无负载, 输入中间码字		348	583	uA
		DAC buffer on, 无负载, 输入最大码字		464	722	
		DAC buffer off, 无负载, 输入中间码字		0.9	1.2	
		SH mode, CSH=100nF		348Ton/Ton + Toff	722Ton/Ton + Toff	
IDDV	DAC 功耗 (VREF+)	DAC buffer on, 无负载, 输入中间码字		131	170	uA
		DAC buffer on, 无负载, 输入最小码字		247	321	
		DAC buffer off, 无负载, 输入中间码字		123	160	
		SH mode, DAC buffer on, CSH=100nF, 最差情况		131Ton/Ton + Toff	321Ton/Ton + Toff	
		SH mode, DAC buffer off, CSH=100nF, 最差情况		123Ton/Ton + Toff	160Ton/Ton + Toff	

- 1, 由设计保证
- 2, SH 模式: 采样保持模式

表 5-18 DAC 精度

符号	参数说明	条件	参数值(1)			单位
			最小值	典型值	最大值	
DNL	微分非线性误差	BUFFER ON, CL≤50pF, RL≥5KΩ			±1	LSB
		BUFFER OFF			±1	
INL	积分非线性误差	BUFFER ON, CL≤50pF, RL≥5KΩ			±4	

符号	参数说明	条件	参数值(1)			单位
			最小值	典型值	最大值	
		BUFFER OFF			±2	
Offset	失调误差@0x800	数字码为 0x800, BUFFER 使能, CL=50pF, RL=5KΩ			±23	
		数字码为 0x800, BUFFER 不使能, CL=50pF			±1	
Offset1	失调误差@0x001	数字码为 0x001, BUFFER 不使能, CL=50pF			±1	
Gain error	增益误差	BUFFER 使能, CL=50pF, RL=5KΩ			±0.2	%
		BUFFER 不使能, CL=50pF			±0.1	
TUE	未校准偏移	BUFFER 使能, CL=50pF, RL=5KΩ			±30	LSB
		BUFFER 不使能, CL=50pF			±2	
TUECal	校准后偏移	BUFFER 使能, CL=50pF, RL=5KΩ			±18	
SNR	信噪比	BUFFER 使能, CL=50pF, RL=5KΩ		74.2		dB
		BUFFER 不使能, CL=50pF		75.3		
THD	总谐波失真	BUFFER 使能, CL=50pF, RL=5KΩ		-77.4		
		BUFFER 不使能, CL=50pF		-76.5		
SINAD	信号与噪声+谐波失真	BUFFER 使能, CL=50pF, RL=5KΩ		72.5		
		BUFFER 不使能, CL=50pF		72.8		
ENOB	有效位数	BUFFER 使能, CL=50pF, RL=5KΩ		11.8		bits
		BUFFER 不使能, CL=50pF		11.8		

1, 由设计保证

5.12. COMP 比较器

表 5-19 比较器电气参数

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
VDDA	工作电压		1.62	3.3	3.63	V
VIN	输入电压		0		VDDA	V
VREF	基准电压		1.17	1.187	1.206	V
Vos_vref	基准电压失调			±25		mV
IDDA	分压电路功耗	SEL_CRV=0		1.05	1.38	uA
		SEL_CRV=1		1.98	2.4	uA
tSTART_VREF	基准电压建立时间				1.75	us
tSTART	比较器启动时间				0.5	us
td	比较器延迟时间	VDDA≥2.7V		11	18.5	ns
		VDDA<2.7V		13.38	18.35	

符号	参数说明	条件	参数值			单位
			最小值	典型值	最大值	
Vos	比较器失调电压	TRIM_HYS<2:0>=000			±19	mV
VHYS	迟滞窗口	TRIM_HYS<2:0>=100		12		mV
		TRIM_HYS<2:0>=101		23		
		TRIM_HYS<2:0>=110		33		
		TRIM_HYS<2:0>=111		42		
IDDA	比较器功耗			15	17	uA

5.13. OPA 运算放大器

表 5-20 运算放大器电气参数

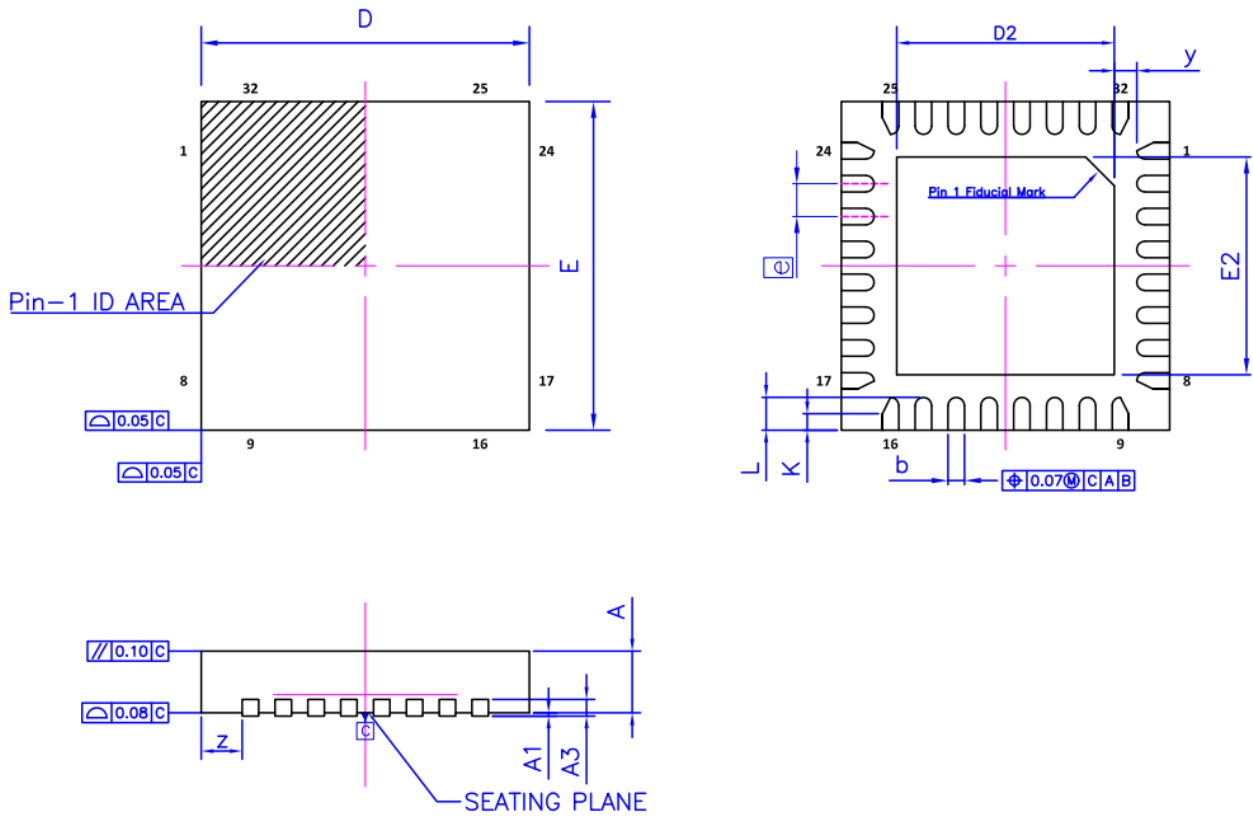
符号	参数说明	条件	参数值(1)			单位
			最小值	典型值	最大值	
VDDA	工作电压		2	3.3	3.6	V
CMIR	共模输入范围		0		AVDD	V
ILOAD_PGA	PGA 模式驱动电流				270	uA
ILOAD	驱动电流	高功耗模式			500	uA
ILOAD	驱动电流	低功耗模式			300	uA
CLOAD	电容负载				50	pF
TSTART	建立时间	RL=7.2KΩ, CL=50pF, 跟随器结构;		0.5		us
SR	摆率	0.1VIN~0.9VIN	7		12	V/us
VOS	失调电压	全电压,全温度	-4		4	mV
ΔVOS	失调电压温漂			±10		uV/°C
TRIM OFFSTEP	修调 PMOS 输入对管失调电压的 step	Vin=0.1×AVDD		1		mV
TRIM OFFSTEN	修调 NMOS 输入对管失调电压的 step	Vin=0.9×AVDD		1		mV
CMRR	共模抑制比	RL=7.2K, CL=50pF		60		dB
PSRR	电源抑制比	VCM=AVDD/2, RL=7.2KΩ, CL=50pF		80		dB
GBW	增益带宽积	RL=7.2K, CL=50P 输入 0.1~AVDD-0.1	-	21	36	MHz
AO	开环增益	RL=7.2K, CL=50p	60	110		dB
VOHSAT	高饱和输出电压	RL=7.2KΩ, 输入 VDDA	VDDA-100			mV
VOLSAT	低饱和输出电压	RL=7.2KΩ, 输入为 0			100	mV
φm	相位裕度	RL=7.2K, CL=50pF Vcom=AVDD/2		75		°
GM	增益裕度	RL=7.2K, CL=50pF Vcom=AVDD/2		12		dB
IBIAS	输入偏置电流	Vi=3.3v			±0.2(2)	uA
eN	输入电压噪声密度	@1KHz, RL=7.2K Vcom=AVDD/2		68		nV/√Hz
		@10KHz, RL=7.2K Vcom=AVDD/2		28.4		nV/√Hz

符号	参数说明	条件	参数值(1)			单位
			最小值	典型值	最大值	
IDDA	运放静态电流	高驱动模式, 无负载		762		uA
		低驱动模式, 无负载		295		
PGA gain	同相模式	PGAGain=2,0.1<OUT<AVDD-0.1	-1		0.5	%
		PGAGain=4,0.1<OUT<AVDD-0.1	-0.5		0.5	
		PGAGain=8,0.1<OUT<AVDD-0.1	-0.5		0.5	
		PGAGain=16,0.1<OUT<AVDD-0.1	-1		1	
		PGAGain=32,0.1<OUT<AVDD-0.1	-2		2	
		PGAGain=64,0.1<OUT<AVDD-0.1	-2		2	
	反相模式	PGAGain=-1,0.1<OUT<AVDD-0.1	-0.5		1	
		PGAGain=-3,0.1<OUT<AVDD-0.1	-0.5		1	
		PGAGain=-7,0.1<OUT<AVDD-0.1	-0.5		1	
		PGAGain=-15,0.1<OUT<AVDD-0.1	-1		1	
		PGAGain=-31,0.1<OUT<AVDD-0.1	-2		1	
		PGAGain=-63,0.1<OUT<AVDD-0.1	-4		1	
Rnetwork	同相模式下, R2/R1 内部电阻值	PGA Gain=2		10/10		KΩ/ KΩ
		PGA Gain=4		30/10		
		PGA Gain=8		70/10		
		PGA Gain=16		150/10		
		PGA Gain=32		310/10		
		PGA Gain=64		630/10		
	反相模式下, R2/R1 内部电阻值	PGA Gain=-1		10/10		
		PGA Gain=-3		30/10		
		PGA Gain=-7		70/10		
		PGA Gain=-15		150/10		
		PGA Gain=-31		310/10		
		PGA Gain=-63		630/10		
Delta R	电阻变化量 (R1 或 R2)		-15		15	%
PGA BW	同相模式	Gain=2		GBW/2		MHz
		Gain=4		GBW/4		
		Gain=8		GBW/8		
		Gain=16		GBW/16		
		Gain=32		GBW/32		
		Gain=64		GBW/64		

符号	参数说明	条件	参数值(1)			单位
			最小值	典型值	最大值	
	反相模式	Gain=-1		GBW/2		MHz
		Gain=-3		GBW/4		
		Gain=-7		GBW/8		
		Gain=-15		GBW/16		
		Gain=-31		GBW/32		
		Gain=-63		GBW/64		

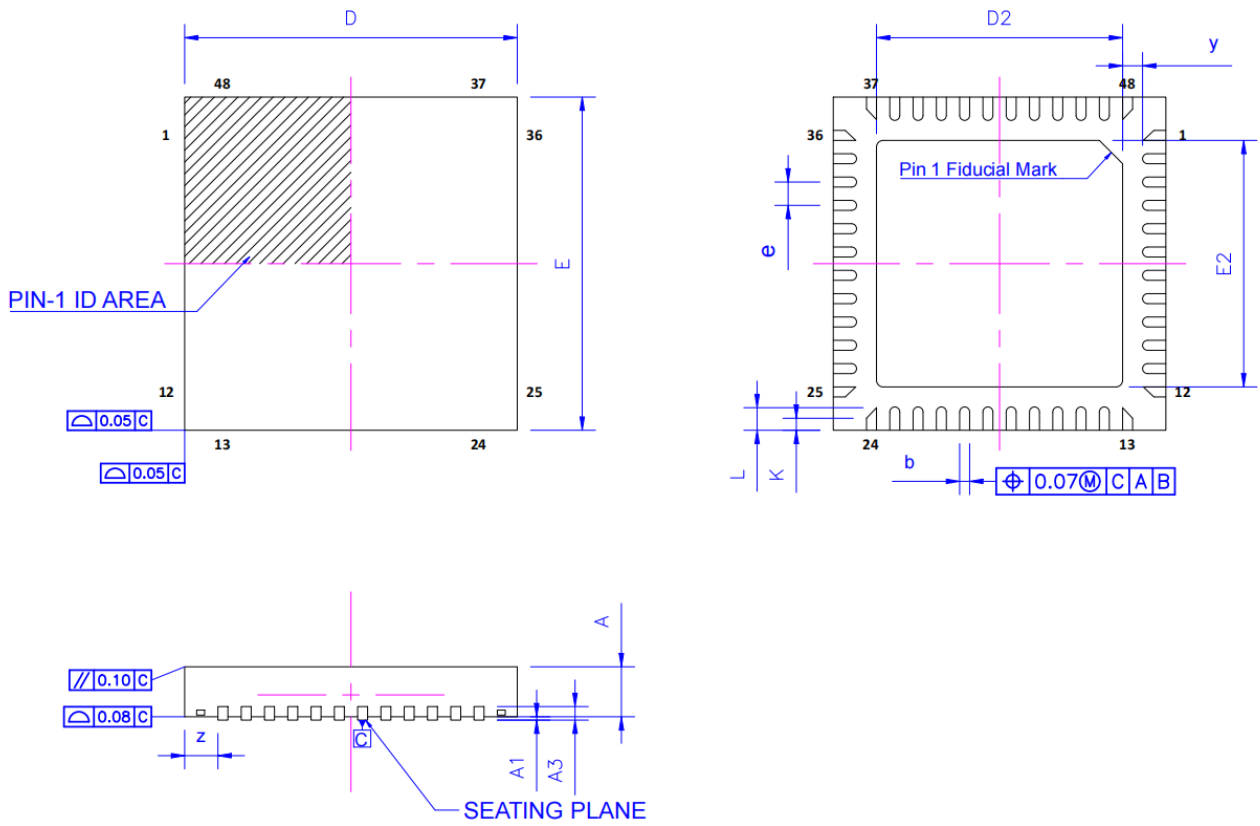
6. 封装尺寸

6.1. QFN32 (4x4x0.4mm)



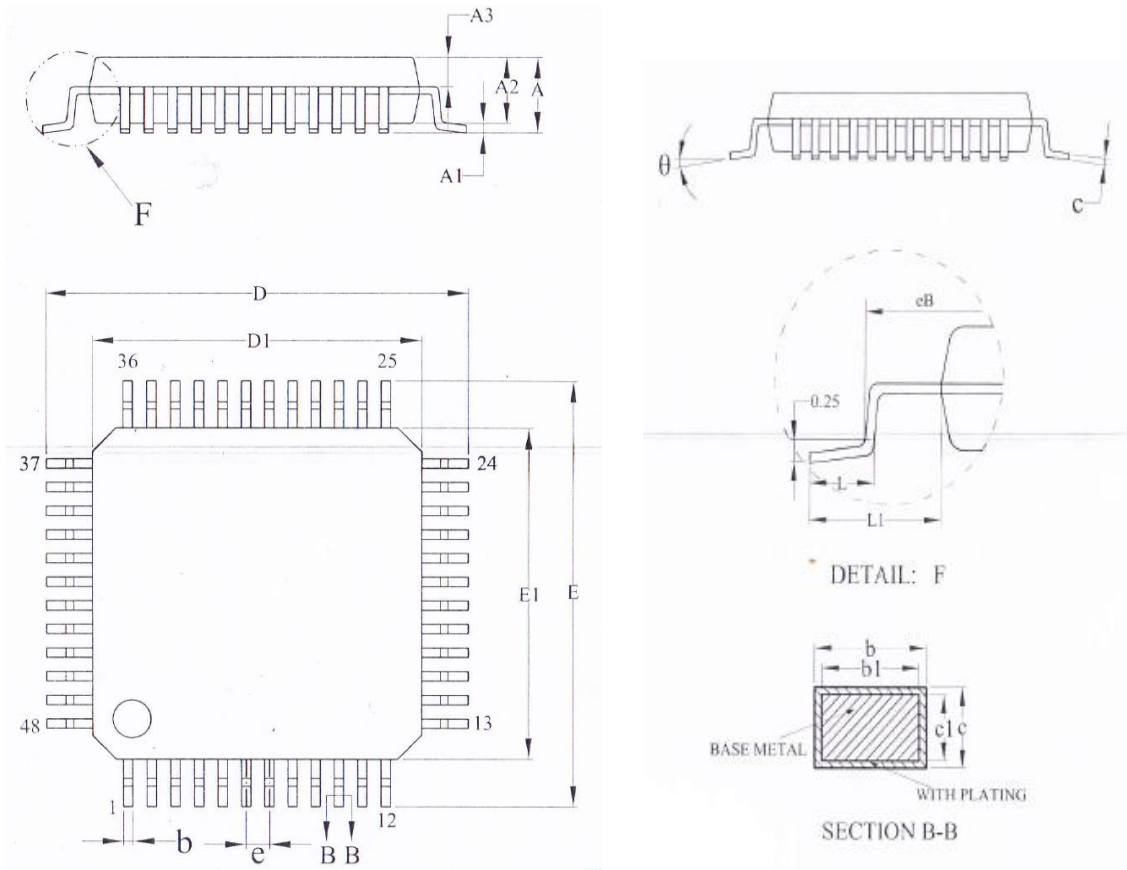
Unit	D	E	D2	E2	A	A1	A3	b	e	K	L	y	z
mm	4.05 (4.00) 3.95	4.05 (4.00) 3.95	2.75 (2.65) 2.55	2.75 (2.65) 2.55	0.80 (0.75) 0.70	0.05 (0.04) 0.00	0.203 REF	0.25 (0.20) 0.15	0.40 BSC	0.20 REF	0.45 (0.40) 0.35	0.275 REF	0.500 REF

6.2. QFN48 (5x5x0.35mm)



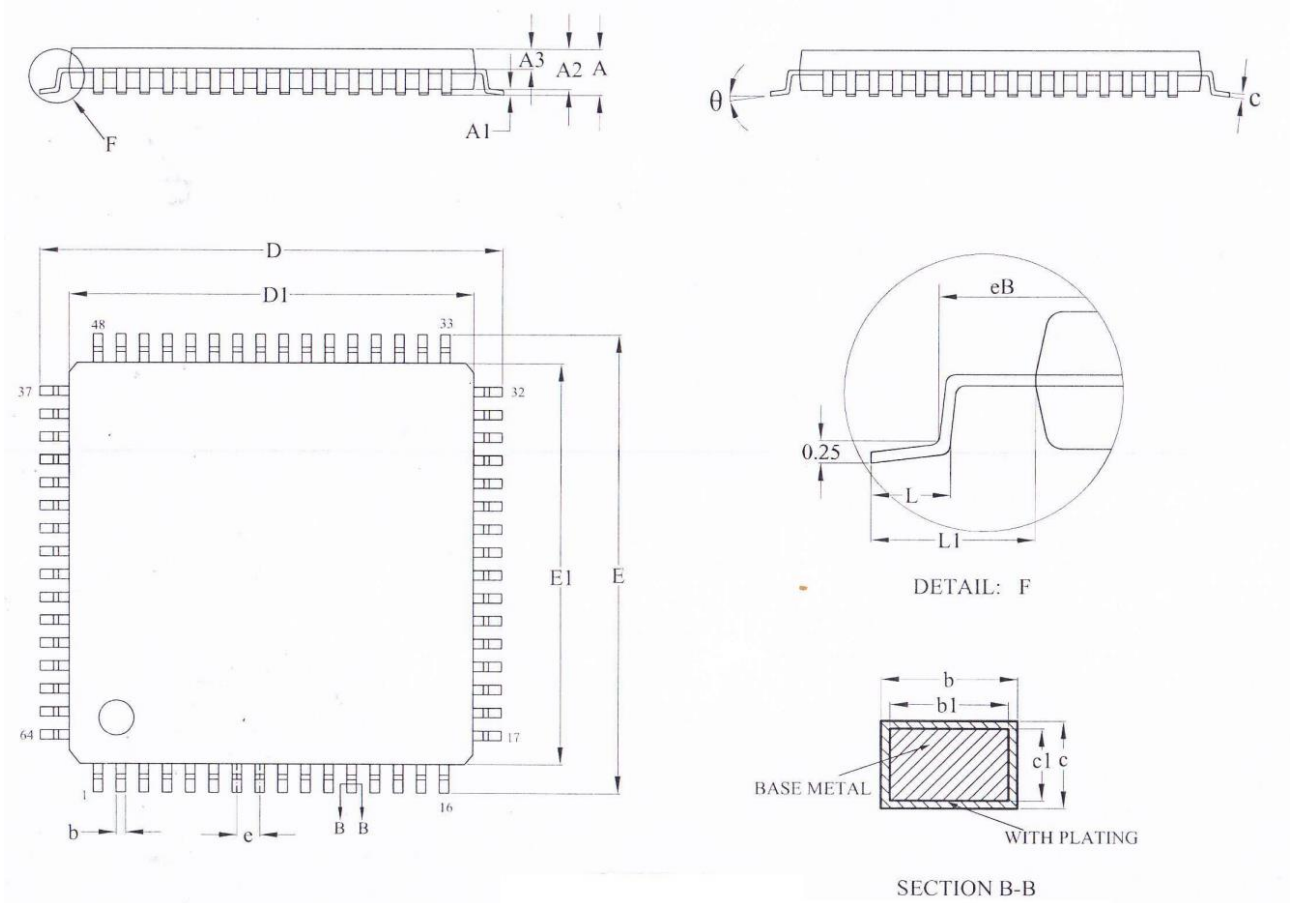
Unit	D	E	D2	E2	A	A1	A3	b	e	K	L	y	z
mm	5.05 (5.00) 4.95	5.05 (5.00) 4.95	3.80 (3.70) 3.60	3.80 (3.70) 3.60	0.80 (0.75) 0.70	0.05 (0.02) 0.00	0.203 REF	0.20 (0.15) 0.10	0.35 BSC	0.180 REF	0.40 (0.35) 0.30	0.30 REF	0.50 REF

6.3. LQFP48 (7x7x0.5mm)



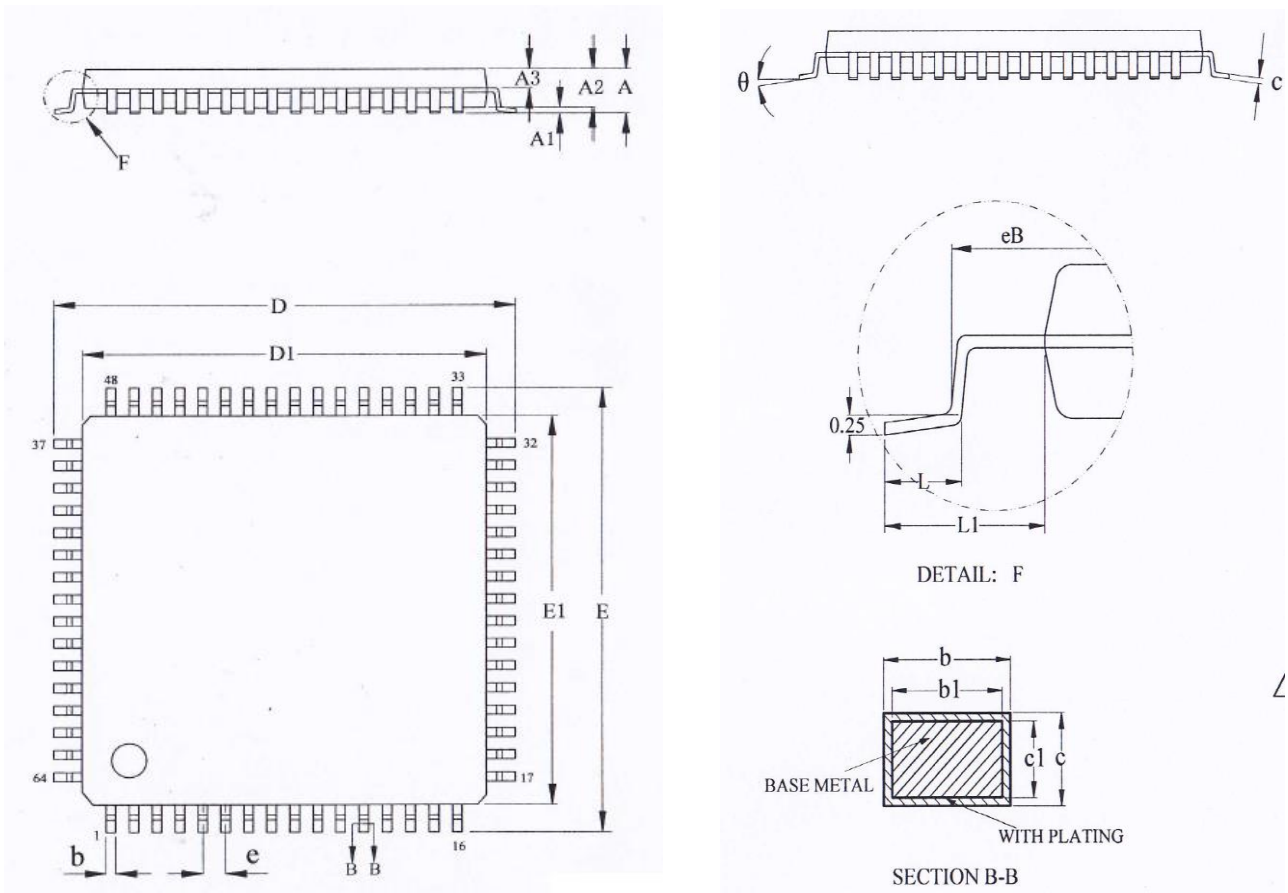
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	—	0.26
b1	0.17	0.20	0.23
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	—	8.25
e	0.50BSC		
L	0.45	—	0.75
L1	1.00REF		
θ	0	—	7

6.4. LQFP64 (7x7x0.4mm)



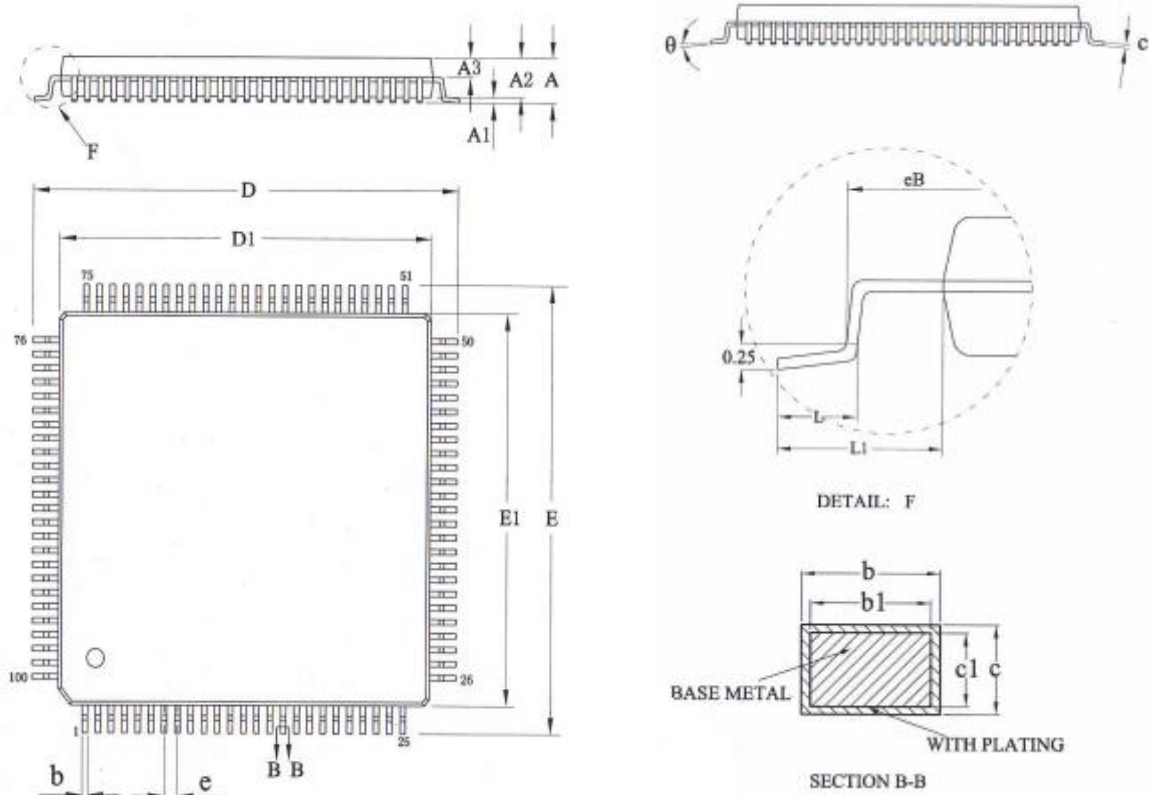
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
\triangle A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.16	—	0.24
b1	0.15	0.18	0.21
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	—	8.25
e	0.40BSC		
\triangle L	0.45	—	0.75
L1	1.00REF		
θ	0	—	7°

6.5. LQFP64 (10x10x0.5mm)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	—	0.26
b1	0.17	0.20	0.23
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
eB	11.05	—	11.25
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	—	0.75
L1	1.00REF		
θ	0	—	7°

6.6. LQFP100 (14x14x0.5mm)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	—	0.26
b1	0.17	0.20	0.23
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	15.80	16.00	16.20
D1	13.90	14.00	14.10
E	15.80	16.00	16.20
E1	13.90	14.00	14.10
eB	15.05	—	15.35
e	0.50BSC		
L	0.45	—	0.75
L1	1.00REF		
θ	0	—	7°

7. 版本历史

版本	日期	作者	描述
V0.1	2022-07-10	Aisinochip	初始版
V0.2	2022-07-23	Aisinochip	添加封装 PINOUT 及管脚复用描述
V0.3	2022-08-10	Aisinochip	1.添加 QFN32 封装 PINOUT 2.更新完善芯片资源表
V0.4	2022-08-12	Aisinochip	1.芯片资源表添加支持 CORDIC, 并添加 CORDIC 功能概述 2.修改芯片资源表中的最高工作温度为 85°C 3.修改 ESD 为 4KV 4.修改系统框图
V1.0	2022-11-07	Aisinochip	增加 CCU6 和 RCT6S 两种型号 对描述不准确的地方做了修改 更新电气参数
V1.1	2022-11-24	Aisinochip	1、更新低功耗模式电流和唤醒时间。 2、更新 NRST 参数。
V1.2	2023-1-12	Aisinochip	1、更新低功耗模式参数。
V1.3	2023-3-8	Aisinochip	1、添加 ACM32G103KJU6。
V1.4	2023-5-23	Aisinochip	1、添加 ACM32G103KBUE6、CBUE6、CBT6、RBT6、VBT6 (128KB FLASH,32KB RAM) 。
V1.5	2023-5-31	Aisinochip	3.2 引脚定义章节, 补充 COMP3_INM0, COMP3_INM1, OPA3-INP0
V1.6	2023-7-20	Aisinochip	删除 KJU6 型号
V1.7	2023-8-7	Aisinochip	3.2 引脚定义章节, 补充 COMP3_INP1, COMP3_INP2
V1.8	2023-12-19	Aisinochip	1.1 更新 PWM 通道数
V2.0	2024-6-21	Aisinochip	调整版式

版权声明

本文档的所有部分，其著作权归上海航芯电子科技股份有限公司（简称航芯科技）所有，未经航芯科技授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，航芯科技及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

联系我们

公司：上海航芯电子科技股份有限公司

地址：上海市闵行区合川路 2570 号科技绿洲三期 2 号楼 702 室

邮编：200241

电话：+86-21-6125 9080

传真：+86-21-6125 9080-830

Email: service@AisinoChip.com

Website: www.AisinoChip.com